

特表2002-506304

(P2002-506304A)

(43) 公表日 平成14年2月26日(2002.2.26)

(51) Int.C.I.	識別記号	F I	マークコード(参考)
H 03 F	1/02	H 03 F	5J090
	1/26		5J092
	1/32		5J100
H 03 G	3/20	H 03 G	C

審査請求 未請求 予備審査請求 有 (全 55 頁)

(21) 出願番号 特願2000-535084(P2000-535084)
 (86)(22) 出願日 平成11年3月4日(1999.3.4)
 (85) 翻訳文提出日 平成12年9月4日(2000.9.4)
 (86) 国際出願番号 PCT/US99/04888
 (87) 国際公開番号 WO99/45637
 (87) 国際公開日 平成11年9月10日(1999.9.10)
 (31) 優先権主張番号 09/034,978
 (32) 優先日 平成10年3月4日(1998.3.4)
 (33) 優先権主張国 米国(US)

(71) 出願人 クワアルコム・インコーポレイテッド
 QUALCOMM INCORPORATED
 アメリカ合衆国、カリフォルニア州 921
 21-1714、サン・ディエゴ、モアハウス・
 ドライブ 5775
 (72) 発明者 シッカレリ、スティーブン・シーア
 アメリカ合衆国 カリフォルニア州 925
 92 テメキュラ、カレシータ・オーデネス
 45272
 (74) 代理人 弁理士 鈴江 武彦 (外4名)

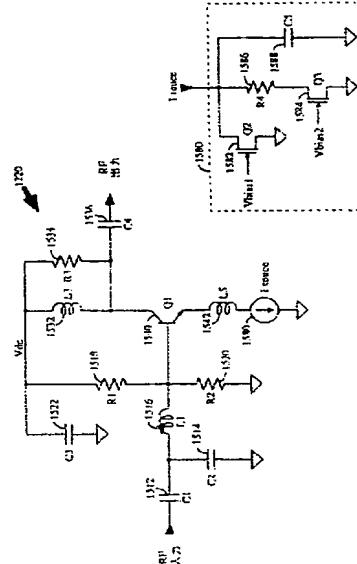
最終頁に続く

(54) 【発明の名称】可調整バイアス電流を有する増幅器

(57) 【要約】

【課題】 可調整バイアス電流を有する増幅器

【解決手段】 減少された電流消費で必要とする性能レベルを供給するように制御できる可調整電流源(1580)を有する増幅器(1220, 12206)。この増幅器は、使用可能で、当該技術分野で公知である多数の設計の中の1つを使用して最初に設計される。したがって、電流源は増幅器用可調整バイアス電流を供給するよう設計される。電流源(1580)は、全然付加バイアス電流を必要としないで、標準デジタル制御信号を受け入れることができるMOSFET(1582, 1584)で設計できる。電流源(1580)は、インターフェースを容易にするための制御信号のロジックに基づいて選択されるアクティブ装置によっても設計できる。バイアス電流は増幅器の直線性および雑音性能を決定する。このバイアス電流は、必要とする性能レベルを供給するように調整されると同時に性能電力消費を減少させる。電流源は、個別ステップで作動するように、あるいはほぼ連続的電流ステップを有するように設計できる。



【特許請求の範囲】

【請求項 1】 入力信号を受信し、かつ出力信号を供給する増幅器、前記増幅器に接続され、少なくとも 1 つの制御信号を受信し、前記少なくとも 1 つの制御信号に応じてバイアス電流を増幅器に供給する可変電流源とを備え、前記バイアス電流が該増幅器の必要とされる性能に基づいて調整される、増幅器回路。

【請求項 2】 前記必要とされる性能が前記増幅器の直線性に基づいている、請求項 1 の回路。

【請求項 3】 前記必要とされる性能が前記増幅器の雑音性能に基づいている、請求項 1 の回路。

【請求項 4】 前記可変電流源が直列トポロジーである、請求項 1 の回路。

【請求項 5】 前記可変電流源が並列トポロジーである、請求項 1 の回路。

【請求項 6】 前記可変電流源が、
第 1 の制御信号を受信し、かつ前記第 1 の制御信号に応じて前記バイアス電流を供給する第 1 のアクティブ装置を含む、請求項 1 の回路。

【請求項 7】 前記可変電流源が、
前記第 1 のアクティブ装置と直列に接続された第 2 のアクティブ装置をさらに含み、前記第 2 のアクティブ装置が第 2 の制御信号を受信し、かつ前記バイアス電流が前記第 1 および第 2 の制御信号に応じて供給される、請求項 6 の回路。

【請求項 8】 前記可変電流源が、
前記第 1 のアクティブ装置と直列接続の抵抗器をさらに含む、請求項 7 の回路。

【請求項 9】 前記可変電流源が、
前記第 1 のアクティブ装置と並列に接続された第 2 のアクティブ装置をさらに含み、前記第 2 のアクティブ装置が第 2 の制御信号を受信し、かつ前記バイアス電流が前記第 1 および第 2 の制御信号に応じて供給される、請求項 6 の回路。

【請求項 10】 前記可変電流源が、

前記第2のアクティブ装置と直列接続の抵抗器をさらに含む、請求項9の回路

【請求項11】前記可変電流源が、

前記可変電流源の出力およびアースに接続されたバイパスキャパシタをさらに含む請求項6の回路。

【請求項12】前記可変電流源が、少なくとも1つのアクティブ装置を含む請求項1の回路。

【請求項13】前記少なくとも1つのアクティブ装置はバイポーラ接合トランジスタであることを特徴とする請求項12の回路。

【請求項14】前記少なくとも1つのアクティブ装置は電界効果トランジスタである請求項12の回路。

【請求項15】前記少なくとも1つのアクティブ装置は金属酸化膜半導体電界効果トランジスタ(MOSFET)である請求項12の回路。

【請求項16】前記少なくとも1つのアクティブ装置はnチャネルMOSFETである請求項15の回路。

【請求項17】前記少なくとも1つのアクティブ装置はpチャネルMOSFETである請求項16の回路。

【請求項18】前記可変電流源は個別ステップで調整される請求項1の回路

【請求項19】前記可変電流源は実質的に連続的方法で調整される請求項1の回路。

【請求項20】前記可変電流源は使用前に校正される請求項1の回路。

【請求項21】前記可変電流源は、前記増幅器の測定された性能および必要とされる性能に基づいて周期的に調整される請求項1の回路。

【請求項22】入力信号を受信し、かつ出力信号を供給する増幅器手段と

前記増幅器手段に接続され、少なくとも1つの制御信号を受信し、かつ前記少なくとも1つの制御信号に応じてバイパス電流を前記増幅器手段に供給する電流手段とを備え、

前記バイパス電流は前記増幅器手段の必要とされる性能に基づいて調整される

必要とされる性能のレベルを供給する装置。

【請求項23】ソース手段は個別ステップで調整される請求項22の装置。

【請求項24】ソース手段は実質的に連続的方法で調整される請求項22の装置。

【請求項25】入力信号を増幅し、かつ入力信号を供給し、

前記出力信号の必要とされる性能のレベルに基づいてバイパス電流を調整する

ステップを具備する、必要とされる性能のレベルを供給する方法。

【請求項26】前記調整ステップは個別ステップで実行される請求項25の方法。

【請求項27】前記調整ステップは実質的に連続的な方法で実行される請求項25の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は通信に関するものである。より詳細には、本発明は、可調整バイアス電流を有する新規で、改良された増幅器に関するものである。

【0002】

【従来の技術】

高性能受信機の設計は、いろいろな設計制約による挑戦をもたらした。まず第一に、高い性能は多数の用途に対して必要とされる。高い性能は、アクティブ装置（例えば、増幅器、ミクサ等）の直線性および受信機の雑音指数によって示すことができる。第二に、セルラ通信システムのようないくつかの用途に対して、持ち運びできる受信機の特性のために、電力消費は重要な考慮すべき事項である。一般に、高性能および高効率は相反する設計の考慮すべき事項である。

【0003】

アクティブ装置は下記の伝達関数を有する。

【0004】

$$y(x) = a_1 \cdot x + a_2 \cdot x^2 + a_3 \cdot x^3 + \text{高次項} \quad (1)$$

ここで、 x は入力信号であり、 $y(x)$ は出力信号であり、 a_1 、 a_2 、および a_3 はアクティブ装置(active device)の直線性を規定する係数である。簡単にするために、高次項（例えば、3次以上の項）は無視される。理想的なアクティブ装置の場合、係数 a_2 および a_3 は0.0であり、出力信号は、単に a_1 だけスケールされる入力信号である。しかしながら、全てのアクティブ装置は、係数 a_2 および a_3 によって定量化されるある程度の非線形量を受ける。係数 a_2 は2次非直線性量を規定し、係数 a_3 は3次非直線性量を規定する。

【0005】

大部分の通信システムは、所定の帯域幅および中心周波数を有する入力RF信号で作動する狭帯域システムである。入力RF信号は、一般的には周波数スペクトラル中にある他のスプリアス信号を含む。アクティブ装置内の非直線性によってスプリアス信号の相互変調を生じ、信号帯域の範囲にあってもよい積を生じる。

【0006】

2次非直線性の影響（例えば x^2 項によって引き起こされる影響）は、通常注意深い設計手順によって減少あるいは除去できる。2次非直線性は、和と差の周波数での積を生じる。一般的には、帯域内2次積を生じ得るスプリアス信号は、信号帯域から離れた所にあり、容易にフィルタリングされる。しかしながら、3次非直線性はより問題となる。3次非直線性に関しては、スプリアス信号 $x = g_1 \cdot \cos(w_1 t) + g_2 \cdot \cos(w_2 t)$ は、周波数 $(2w_1 - w_2)$ および $(2w_2 - w_1)$ の積を生じる。したがって、近帯域スプリアス信号（フィルタリングするのが困難である）は、帯域内にある3次相互変調積を生じ、受信信号の低下を生じ得る。この問題と妥協するために、3次積の振幅は、 $g_1 \cdot g_2^2$ および $g_1^2 \cdot g_2$ だけスケールされる。したがって、スプリアス信号の振幅の倍増毎に、3次積の振幅の8倍の増加を生じる。他の方法を考察すると、入力RF信号の1dBの増加毎に出力RF信号では1dBの増加を生じるが、3次積では3dBの増加を生じる。

【0007】

受信機（あるいはアクティブ装置）の直線性は、入力参照3次遮断点(third intercept point) (IIP3) によって特徴付けることができる。一般的には、出力RF信号および3次相互変調積は、入力RF信号に対してプロットされる。入力RF信号が増加するにつれて、IIP3は、所望の出力RF信号および3次積が振幅が等しくなる理論的点である。アクティブ装置は、IIP3点に達する前に圧縮状態(compression)になるので、IIP3は外挿値である。

【0008】

継続接続された複数のアクティブ装置を含む受信機の場合、アクティブ装置の第1段から第n段までの受信機のIIP3は下記の通りに計算できる。

【0009】

【式2】

$$IIP3_n = -10 \cdot \log_{10} \left[10^{-IIP3_{n-1}/10} + 10^{(Av_n - IIP3_{n-1})/10} \right], \quad (2)$$

ここで、IIP3は、アクティブ装置の第1段から第n段までの入力参照3次遮断点であり、IIP3_{n-1}は、第1段から第(n-1)段までの入力参照3次遮断点であり、Av_nは第n段の入力参照3次遮断点であり、全項はデシベル(dB)で示される。式(2)の計算は受信機内の次の段に対して逐次順で実行できる。

【0010】

式(2)から、受信機の継続IIP3を改良する1つの方法が第1の非線形アクティブ装置の前に利得を低下することにあることを観察できる。しかしながら、各アクティブ装置は、信号の質を低下する熱雑音も発生する。雑音レベルは一定レベルに保持されるので、利得が低下され、信号振幅が減少されるとき質の低下が増加する。質の低下量は、下記の通りに示されるアクティブ装置の雑音指数(NF)によって測定できる。

【0011】

$$NF_d = SNR_{in} - SNR_{out} \quad (3)$$

ここで、NF_dはアクティブ装置の雑音指数であり、SNR_{in}は、アクティブ装置への入力RF信号の信号対雑音比であり、SNR_{out}は、アクティブ装置からの出力RF信号の信号対雑音比であり、NF_d、SNR_{in}およびSNR_{out}は、全てデシベル(dB)で示されている。継続接続された複数のアクティブ装置を含む受信機の場合、第1段から第n段までの受信機の雑音指数は下記のとおり計算できる。

【0012】

【式4】

$$NF_n = 10 \cdot \log_{10} \left[10^{(NF_{n-1}/10)} + \frac{10^{(NF_d/10)} - 1}{10^{(G_{n-1}/10)}} \right], \quad (4)$$

ここで、NF_nは、第1段から第n段までの雑音指数であり、NF_{n-1}は、第1段から第(n-1)段までの雑音指数であり、NF_dは第n段の雑音指数で、G_{n-1}は、dBの第1段～第n段の累積利得である。式(4)に示されるように、

アクティブ装置の利得は次の段の雑音指数に影響を及ぼすことができる。式(2)のIIP3計算と同様に、式(4)の雑音指数計算は受信機の次の段に対して逐次実行できる。

【0013】

受信機は、セルラ通信システムおよび高精細度テレビジョン(HDTV)のような多数の通信用途のために使用される。典型的なセルラ通信は、符号分割多元接続(CDMA)通信システムと、時分割多元接続(TDMA)通信システムと、アナログFM通信システムとを含んでいる。多元接続通信システムのCDMA技術の使用は、名称が「衛星あるいは地上中継器を使用するスペクトラム拡散多元接続通信システム」の米国特許第4,901,307号および名称が「CDMAセルラ電話システムで波形を発生するシステムおよび方法」の米国特許第5,103,459号に開示され、両方が本発明の譲受人に譲渡され、参照してここに組み込まれる。典型的なHDTVシステムは、全て3つの名称が「適応ブロックサイズ画像圧縮方法およびシステム」である米国特許第5,452,104号、米国特許第5,107,345号および米国特許第5,021,891号、および名称が「フレーム間ビデオ符号化および復号化システム」の米国特許第5,576,767号に開示され、全て4つの特許は、本発明の譲受人に譲渡され、参照してここに組み込まれる。

【0014】

セルラ用途では、同じ地理的地域内で作動する2以上の通信システムを有することは一般に知られている。さらに、これらのシステムは、同じ周波数帯域あるいはその近くで作動できる。これが生じる場合、一方のシステムからの伝送によって、他方のシステムの受信信号の低下を生じ得る。CDMAは、全1.2288MHz信号帯域幅にわたって送信電力を各ユーザに拡散するスペクトラム拡散通信システムである。FM方式送信のスペクトル応答は中心周波数により集中され得る。したがって、FM方式送信によって、ジャマー(jammers)は、割り当てられたCDMA帯域内で、受信CDMA信号に非常に接近して現れ得る。さらにジャマーの振幅は、CDMA信号の振幅よりも数倍大きい可能性がある。これらのジャマーは、CDMAシステムの性能を低下させることができる3次相互変

調積を生じ得る。

【0015】

一般的には、ジャマーによって生じる相互変調積による低下を最少にするために、受信機は高IIP3を有するように設計される。しかしながら、高IIP3受信機の設計は、高DC電流でバイアスされる受信機内にアクティブ装置を必要とする。この設計方式は、受信機が携帯装置であり、電力が限られるセルラ用途に対して特に望ましい。

【0016】

いくつかの技術は、高IIP3に対する要求を検討する従来技術に配置されていた。電力消費も最少にするように試みる1つのこのような技術は、並列に接続された複数の増幅器を有する利得段を実現し、より高いIIP3が必要とされるときに増幅器を選択的に使用可能にすることである。この技術は、本発明の譲受人に譲渡され、参照してここに組み込まれる名称が「高周波数および高直線性を有するデュアルモード増幅器」の米国特許出願第号に詳細に開示されている。他の技術は、受信RF信号パワーを測定し、RF信号パワーの振幅に基づいて増幅器の利得を調整することにある。この技術は、1996年9月30日に出願され、本発明の譲受人に譲渡され、参照してここに組み込まれる名称が「干渉に対する受信機電力安定度を増加させる方法および装置」の米国特許出願第08/723,491号に詳細に開示されている。これらの技術は、IIP3性能を改善するが、効果的に電力消費も最小回路の複雑さも減少させなかった。

【0017】

従来技術の受信機アーキテクチャの典型的なブロック図が図1に示される。受信機1100内で、送信されたRF信号は、アンテナ1112によって受信され、送受切換器1114を通して送られ、低雑音増幅器(LNA)1116に提供される。LNA1116は、RF信号を増幅し、この信号をバンドパスフィルタ1118に供給する。バンドパスフィルタ1118は、この信号をフィルタリングし、次の段で中間変調積を生じ得るスプリアス信号のいくつかを取り除く。フィルタリングされた信号は、この信号を局部発振器1122からの正弦曲線を有する中間周波数(IF)にダウン変換するミキサ1120に供給される。IF信

号は、次のダウン変換段より前にスプリアス信号およびダウン変換積をフィルタリングするバンドパスフィルタ1124に供給される。フィルタリングされたI F信号は、この信号を可変利得で増幅し、要求された振幅のI F信号を供給する自動利得制御（A G C）増幅器に供給される。この利得は、A G C制御回路1128からの制御信号によって制御される。I F信号は、送信機で使用される変調フォーマットに従って信号を復調する復調器1130に供給される。2進位相シフトキーイング（B P S K）、4成分位相シフトキーイング（Q P S K）、オフセット4成分位相シフトキーイング（O Q P S K）および直交振幅変調（Q A M）のようなディジタル送信の場合、ディジタル復調器はディジタル化ベースバンドデータを供給するために使用される。F M送信の場合、F M復調器はアナログ信号を供給するために使用される。

【0018】

受信機1100は、大部分の受信機によって要求された基本機能性を含む。しかしながら、増幅器1116および1126、バンドパスフィルタ1118および1124、およびミキサ1120の位置は特定の用途のための受信機性能を最適化するように再配置できる。この受信機アーキテクチャでは、高I I P 3は、アクティブ装置を高D Cバイアス電流にバイアスおよび／または増幅器1126の利得を制御することによって与えられる。

【0019】

【発明が解決しようとする課題】

この受信機アーキテクチャはいくつかの欠点を有する。まず第一に、アクティブ装置は、一般的には最高に要求されたI I P 3を与えるように高D C電流にバイアスされる。たとえ高I I P 3が時間の大部分を必要としないとしても、これは常に高I I P 3作動点で作動受信機1100の効果を有する。第二に、高I I P 3は、前述の米国特許第5,099,204号に開示されているように、A G C増幅器1126の利得を調整することによって改善できる。しかしながら、増幅器1126の利得を低下させることによって受信機1100の雑音指数を低下させることができる。

【0020】

【課題を解決するための手段】

本発明は、減少された電流消費で必要とする性能レベルを供給するように制御できる可調整電流源を有する新規で、改良された増幅器である。本発明の増幅器は特に移動通信装置に適している。本発明では、増幅器は、多数の使用可能であり、当該技術で公知である設計を使用して最初に設計される。典型的な増幅器設計は、バイアス（あるいはコレクタ）電流が電流源によって提供できる共通エミッタ増幅器である。バイアス電流は、直線性および雑音性能のような増幅器の性能を決定する。一般的には、入力参照3次遮断点（すなわちIIP3）によって測定され、雑音性能は雑音指数（すなわちN_F）によって測定される。通常、直線性はより多くの電流で増幅器をバイアスすることによって改善できる。しかしながら、多数の通信装置において、特に移動性用途に対して、電力は貴重な便利なものである。したがって、本発明の増幅器のバイアス電流は、必要とする性能レベルを供給すると同時に電力消費を減少するように調整される。

【0021】

制御回路の最少の部品総数およびインターフェースの容易さを有する本発明の電流源が設計されている。典型的な実施形態では、電流源は、直列トポロジー（topology）あるいは並列トポロジーあるいは両方の組み合わせで配置されている少なくとも1つの金属酸化膜半導体電界効果トランジスタ（MOSFET）を備えている。MOSFETは、無バイアス電流を必要とし、標準ディジタル制御信号を受け入れるように選択できる。しかしながら、他のアクティブ装置（例えば、BJT、JFET等）は、電流源のためにも使用でき、本発明の範囲内にある。さらに、アクティブ装置（例えば、nチャネルMOSFETあるいはpチャネルMOSFET）は、インターフェースの容易さのために制御信号のロジック（例えば、正負）に基づいて選択できる。

【0022】

本発明の1つの実施形態では、個別ステップ（discrete steps）を有する（例えば、オンあるいはオフであるスイッチとして作動されるMOSFETを有する）電流源が設計される。本実施形態は、いくつかの用途に対して次善であってもよい簡単な設計に帰着する。本発明の他の実施形態では、電流源は、連続的あるいは

はほぼ連続的な電流調整を行うように設計される。わずかな増幅調整ステップは、使用より前に電流源を校正する(calibrate)、例えば電流源の出力電流対入力制御電圧を特徴とすることによって可能である。一方、制御ループは、増幅器の測定され、必要とされる性能に基づいて電流源を調整するように設計できる。

【0023】

【発明の実施の形態】

本発明の受信機は、アクティブ装置のDCバイアスを制御することによって必要とするシステム性能のレベルを提供し、電力消費を最少にする。本発明は、下記に詳述される3つの実施形態の中の1つを使用して実施できる。第1の実施形態では、受信機の出力の非直線性量は、増幅器およびミキサのような受信機内のアクティブ装置のIIP3動作点を設定するために測定され、使用される。第2の実施形態では、アクティブ装置のIIP3動作点は、実施形態の動作点に基づいた予想受信信号レベルに従って設定される。さらに、第3の実施形態では、アクティブ装置のIIP3動作点は、受信機内のいろいろな段の測定信号レベルに従って設定される。

【0024】

本発明では、AGC機能は、バイアス回路とともに作動するAGC制御回路によって提供される。アクティブ装置のIIP3動作点は、信号の振幅によって決まる測定される非直線性量に従って設定される。信号振幅は、同様に受信機の利得設定によって決まる。本発明では、AGCおよびバイアス制御装置は、指定されたAGC範囲にわたって必要とされる直線性量を生じると同時に電力消費を減少するように統合化方法で作動される。

【0025】

1. 受信機アーキテクチャ

本発明の典型的な受信機アーキテクチャのブロック図は、図2に示されている。受信機1200内で、送信RF信号は、アンテナ1212によって受信され送受切換器1214を通して送られ、減衰器1216に供給される。減衰器1216は、RF信号を減衰し、必要とされる振幅の信号を供給し、減衰信号をRFプロセッサ1210に供給する。RFプロセッサ1210内で、減衰信号は、バッ

ド(Pad) 1222a および低雑音増幅器(LNA) 1220a に供給される。LNA 1220a は、RF信号を増幅し、増幅信号をバンドパスフィルタ 1226 に供給する。パッド 1222a は、所定のレベルの減衰を行い、スイッチ 1224a と直列に接続する。スイッチ 1224a は、LNA 1220a の利得が必要でない場合、LNA 1220a の周りにバイパスルーティングを行う。バイパスフィルタ 1226 は、この信号をフィルタリングし、次の信号処理段で相互変調積を生じ得るスプリアス信号を取り除く。フィルタリングされた信号はパッド 1222b および低雑音増幅器(LNA) 1220b に供給される。LNA 1220b は、フィルタリングされた信号を増幅し、この信号を RF / IF プロセッサ 1248 に供給する。パッド 1222b は、所定の量の減衰を行い、スイッチ 1224b と直列に接続する。スイッチ 1224b は、LNA 1220b の利得が必要ない場合、LNA 1220b の周りにバイパスルーティングを行う。RF / IF プロセッサ 1248 内で、ミキサ 1230 は、この信号を局部発振器(LO) 1228 からの正弦曲線を有する中間周波数(IF) にダウン変換する。IF 信号は、スプリアス信号およびバンド外ダウン変換積をフィルタリング出力するバンドパスフィルタ 1232 に供給される。好ましい実施形態では、フィルタリングされた IF 信号は、この信号を利得制御信号によって調整される可変利得で増幅する電圧制御増幅器(VGA) 1234 に供給される。増幅器 1234 は、システム条件に応じて、固定利得増幅器としても実行でき、これも本発明の範囲内にある。増幅された IF 信号は、送信機(図示せず)によって使用された変調フォーマットに従って信号を復調する復調器 1250 に供給される。RF プロセッサ 1210 および RF / IF プロセッサ 1248 は、ひとまとめにしてフロンティエンドと呼ばれる。

【0026】

直交変調信号(例えば、QPSK、OQPSK および QAM)の復調のために使用される典型的な変調器 1250 のブロック図が図 4 に示される。典型的な実施形態では、復調器 1250 はサブサンプリングバンドパス変調器として実行される。IF 信号は、この信号を CLK 信号によって決定される高サンプリング周波数で量子化するバンドパスシグマデルタアナログ/ディジタル変換器($\Sigma\Delta A$

DC) 1410に供給される。Σ△ADCの典型的な設計は、1997年12月9日に出願され、本発明の譲受人に譲渡された名称が「シグマデルタアナログ／ディジタル変換器」の米国特許出願第08/987,306号に詳述されている。受信機内のΣ△ADCの使用は、1997年9月12日に出願され、本発明の譲受人に譲渡され、参照してここに組み込まれる名称が「シグマデルタアナログ／ディジタル変換器を有する受信機」の同時係属米国特許出願第08/928,874号に開示されている。量子化信号は、信号をフィルタリングし、1/10にするフィルタ1412に供給される。フィルタリング信号は、この信号を局部発振器(LO2)1420および移相器1418のそれぞれから同相および直交の正弦曲線を有するベースバンドにダウン変換するマルチプレクサ1414aおよび1414bに供給される。移相器1418は、直交正弦曲線に対して90°の位相ずれを生じる。ベースバンドIおよびQ信号は、この信号をフィルタリングし、IおよびQデータを供給するローパスフィルタ1416aおよび1416bのそれぞれに供給される。図2のベースバンドデータは、図4のIおよびQデータを含む。典型的な実施形態では、フィルタ1412および／またはローパスフィルタ1416は、信号のスケーリングも供給し、復調器1250がいろいろな振幅のベースバンドデータを供給することを可能にする。復調器1250の他の実行は、QPSK変調波形の復調を実行するように設計でき、本発明の範囲内にある。

【0027】

図2に戻り、参考すると、受信機1200は、大部分の受信機によって要求される基本的機能を含む。しかしながら、減衰器1216、LNA1220aおよび1220b、バンドパスフィルタ1226および1232、およびミキサ1250の配置は、特定の用途に対する受信機1200の性能を最適化するように再配置できる。例えば、減衰器1216は、雑音指数を改善するためにLNA1220aとバンドパスフィルタ1226との間に置くことができる。さらに、バンドパスフィルタは、第1の増幅器段の前の望ましくないスプリアス信号を取り除くためにLNA1220aの前に挿入できる。ここに示された機能性の異なる配置は、熟考され得て、本発明の範囲内にある。当該技術分野で公知である他の受

信機機能性と組み合わせてここに示された機能性の他の配置も熟考され得て、本発明の範囲内にある。

【0028】

本発明では、減衰器1216、スイッチ1224aおよび1224b、および復調器1250は、増幅器1234からのI F信号が必要な振幅にあるようにA G C制御回路1260によって制御される。A G C機能は下記に詳述される。典型的な実施形態では、L N A 1 2 2 0 a および 1 2 2 0 b は固定利得増幅器である。L N A 1 2 2 0 a および 1 2 2 0 b およびミキサ1230は、必要な性能が最少電力消費で得られるようにアクティブ装置のD Cバイアス電流および／または電圧を調整するようにバイアス制御回路1280によって制御される。可変I P 3バイアス制御機構は下記に詳述される。

【0029】

本発明の受信機アーキテクチャは、セルラ電話およびH D T V用途を含むいろいろな用途における使用に適合させることができる。セルラ電話では、受信機1200は、個人通信システム（P C S）バンドあるいはセルラバンドで作動するC DMA通信システムにおける使用に適合させることができる。

【0030】

デュアルバンド（P C Sおよびセルラ）およびデュアルモード（C DMAおよびA M P S）をサポートする典型的な受信機のブロック図は図3に示される。P C Sバンドは60MHzのバンド幅および1900MHzの中心周波数を有する。セルラバンドは25MHzのバンド幅および900MHzの中心周波数を有する。各バンドは独特なR Fバンドパスフィルタを必要とする。したがって、2つのR Fプロセッサは2つのバンドのために使用される。

【0031】

受信機1300は、受信機1200の部品と同じ部品の多くを含む（図2を参照）。アンテナ1312、送受切換器1314および減衰器1316は、受信機1200のアンテナ1212、送受切換器1214および減衰器1216と同じである。減衰器1316からの減衰信号はR Fプロセッサ1310aおよび1310bに供給される。R Fプロセッサ1310aは、セルラバンドで作動するよ

うに設計され、RFプロセッサ1310bはPCSバンドで作動するよう設計される。RFプロセッサ1310aは、受信機1200のRFプロセッサ1210と同じである。RFプロセッサ1310aは、段間に置かれたバンドパスフィルタ1326と継続接続された2段の低雑音増幅器(LNA)1320aを備えている。各LNA1320aは、パッド1322およびスイッチ1324を含む並列信号路を有する。LNA1321aおよび1321bおよびバンドパスフィルタ1327がPCSバンドで作動するよう設計されていることを除いて、RFプロセッサ1310bはプロセッサ1310aと同様である。RFプロセッサ1310aおよび1310bからの出力は、コントローラ1370からの制御信号に従って所望の信号(簡単にするために図3に示されていない)を選択するマルチプレクサ(MUX)1346に供給される。MUX1346からのRF信号は、図2のRF/IFプロセッサ1248と同じであるRF/IFプロセッサ1348に供給される。プロセッサ1348からのIF信号は、遠隔送信機(図示せず)で使用された変調フォーマットと従って信号を復調する復調器(DEMOD)1350に供給される。図3の復調器1350、AGC制御回路1360、バイアス制御回路1380、および非直線性測定回路1390は、図2の復調器1250、AGC制御回路1260、バイアス制御回路1280、および非直線性測定回路1290のそれぞれと同じである。

【0032】

コントローラ1370は、AGC制御回路1360、バイアス制御回路1380、およびMUX1346に接続し、これらの回路の動作を制御する。コントローラ1370は、ここに示されている機能を実行するようにプログラム化されるマイクロプロセッサ、マイクロコントローラ、あるいはデジタル信号プロセッサとして実行できる。コントローラ1370は、受信機1300の動作モードおよび関連制御信号を記憶するメモリ記憶素子も含んでもよい。

【0033】

図2を参照すると、セルラ電話用途に特に適合される受信機1200の典型的な設計が下記に詳細に示されている。典型的な実施形態では、減衰器1216は、20dBの減衰範囲を有し、0.2dB~-20dBの減衰を行う。減衰器1

216は、その実施が当該技術で公知である一对のダイオードあるいは電界効果トランジスタ(FET)で設計できる。典型的な実施形態では、LNA1220aおよび1220bは13dBの一定利得を有する。LNA1220aおよび1220bは、既製のモノリシックRF増幅器あるいは個別部品を使用して設計された増幅器であってもよい。LNA1220の典型的な個別設計は下記に詳細に示される。典型的な実施形態では、パッド1222aおよび1222bは、5dBの減衰を行い、当該技術で公知の方法で抵抗器で実現されてもよい。典型的な実施形態では、バンドパスフィルタ1226は、セルラーバンドの全バンド幅である25MHzのバンド幅を有し、約900MHzに中心が置かれている弹性表面波(SAW)フィルタである。

【0034】

典型的な実施形態では、バンドパスフィルタ1232も、1つのCDMAシステムのバンド幅である1.2288MHzのバンド幅を有し、約116.5MHzに中心が置かれているSAWフィルタである。ミキサ1230は、モトローラMC13143のような既製のミキサあるいは当該技術で公知の方法で設計されている他のアクティブミキサであってもよいアクティブミキサである。ミキサ1230は、二重平衡ダイオードミキサのような受動部品でも実施できる。増幅器1234は、モノリシック増幅器あるいは個別部品で設計された増幅器であってもよい。典型的な実施形態では、増幅器1234は40dBの利得を生じるように設計される。

【0035】

典型的な実施形態では、復調器1250を除く実施形態1200の全利得範囲は+51dB~-5dBである。この利得範囲は、バンドパスフィルタ1226に対して3dBの典型的な挿入損失、ミキサ1230に対して+1dBの利得、およびバンドパスフィルタ1232に対して-13dBの挿入損失と推定する。CDMA用途の場合、80dBのAGC範囲は、一般的には、パス損失、フェージング条件、およびジャマーを適切に扱うために必要である。典型的な実施形態では、減衰器1216、LNA1220aおよび1220b、およびパッド1222aおよび1222bによってもたらされるAGC範囲は56dBである。典

典型的な実施形態では、残りの 24 dB の AGC 範囲は復調器 1250 および／または増幅器 1234 によって与えられる。復調器 1250 (図 4 を参照) 内で、ADC 1410 はアナログ波形を量子化し、デジタル化値を次のデジタル信号処理ブロックに供給する。典型的な実施形態では、ADC 1410 に対して必要な分解能は 4 ビットである。典型的な実施形態では、付加的な 6 ビットの分解能はまだフィルタリングされないジャマーに対するヘッドルームを与える。ADC 1410 は、10 ビット以上の分解能を与えるように設計できる。10 ビット以上の各付加ビットは 6 dB の利得制御を行うために使用できる。幸いに、高 CDMA 信号レベルで、バンド外ジャマーレベルは CDMA 信号にわたって +7.2 dB であることを連続できない。したがって、CDMA 信号が強い場合、ジャマーは、ジャマーヘッドルームのための 6 ビット未満の分解能を必要とする。典型的な実施形態では、復調器 1250 で実行される AGC 機能は、CDMA 信号が、例えば、CDMA 制御範囲の上部端で強い場合だけアクティブである。したがって、ジャマーヘッドルームに対して最初に予約される追加ビットの分解能は、いま強い CDMA 信号レベルの結果として AGC 機能のために使用される。受信機 1200 に対して要求される性能をもたらすサブサンプリングバンドパス Σ△ADC の設計は、前述の同時継続の米国特許出願第 08/928,874 号に開示されている。

【0036】

I I . 増幅器設計

典型的な個別の LNA 設計の概略図は図 5A に示されている。LNA 1220 内で、RF 入力は、AC 結合コンデンサ 1512 の一方の端部に供給される。コンデンサ 1512 の他方の端部は、コンデンサ 1514 およびインダクタ 1516 の一方の端部に接続する。コンデンサ 1514 の他方の端部は、アナログアースに接続し、インダクタ 1516 の他方の端部は、抵抗器 1518 および 1520 の一方の端部およびトランジスタ 1540 のベースに接続する。抵抗器 1518 の他方の端部は電源 Vdc に接続し、トランジスタの他方の端部はアナログアースに接続する。バイパスコンデンサ 1522 は、Vdc およびアナログアースに接続する。典型的な実施形態では、トランジスタ 1540 は、当該技術に一般

に使用されるジーメンスBFR420のような低雑音RFトランジスタである。

トランジスタ1540のエミッタはインダクタ1542の一方の端部に接続する。インダクタ1542の他方の端部は、アナログアースにも接続する電流源1580に接続する。トランジスタ1540のコレクタは、インダクタ1532、抵抗器1534、およびコンデンサ1536の一方の端部に接続する。インダクタ1532、抵抗器1534の他方の端部はVdcに接続する。コンデンサの他方の端部はRF出力を含む。

【0037】

LNA1220内で、コンデンサ1512および1536は、RF入出力信号それぞれのAC結合を行う。コンデンサ1514およびインダクタ1516は雑音マッチングを行う。インダクタ1516および1532は、LNA入出力それぞれのマッチングも行う。インダクタ1532は、トランジスタ1540のバイパス電流のためのDC経路も与える。インダクタ1542は、直線性を改善するためにエミッタインピーダンスの低下を生じる。抵抗器1518および1520は、トランジスタ1540のベースのDCバイパス電圧を設定する。抵抗器1534は、LNA1220の利得および出力インピーダンスを決定する。電流源1580は、LNA1220のIIP3を決定するトランジスタ1540のバイパス電流を制御する。

【0038】

典型的な電流源1580の概略図は図5Bに示されている。nチャネルMOSFET1582および1584のソースはアナログアースに接続されている。MOSFET1584のドレインは、抵抗器1586の一方の端部に接続されている。抵抗器1586の他方の端部は、MOSFET1582のドレインに接続し、電流源1580の出力を備えている。バイパスコンデンサ1588は、電流源1580の出力の両端間およびアナログアースに接続する。MOSFET1582のゲートは、Vbias1に接続され、MOSFET1584のゲートはVbias2に接続されている。

【0039】

MOSFET1582および1584は、次にLNA1220のIIP3動作

点を決定するトランジスタ1540のためのコレクタバイパス電流を供給する。

MOSFET1582および1584は、制御電圧 V_{bias1} および V_{bias2} それぞれに接続されている。 V_{bias1} がロー（例えば0V）である場合、MOSFET1582は、オフにされ、トランジスタ1540のためのコレクタバイパス電流を供給しない。 V_{bias1} がハイ（例えば、 V_{dc} に近づく）である場合、MOSFET1582はオンにされ、トランジスタ1540のための最大コレクタバイパス電流を供給する。したがって、 V_{bias1} は、MOSFET1582によって供給されるコレクタバイパス電流量を決定する。同様に、 V_{bias2} は、MOSFET1584によって供給されるコレクタバイパス電流量を決定する。しかしながら、トランジスタ1540のベースの電圧および抵抗器1586の値は、MOSFET1584によって供給される最大コレクタバイパス電流を制限する。

【0040】

LNA1220のIIP3性能対コレクタバイパス電流 I_{cc} が図6Aに示されている。IIP3が、ほぼ6dB/コレクタバイパス電流のオクターブ増加（すなわち、倍増）増加することに注目。トランジスタ1540のコレクタバイパス電流、LNA1220の利得およびLNA1220のIIP3対制御電圧 V_{bias1} は図6Bに示されている。利得がほぼ一定である（例えば、全ての V_{bias1} 電圧に対して約1dBの利得変動）ことに注目。したがって、高IIP3が必要でない場合、コレクタバイアス電流は減少でき、LNA1220の利得に最少の影響を及ぼす。

【0041】

図5Aおよび図5Bは、LNA1220および電流源1580それぞれの典型的な設計を示している。LNA1220は、必要な性能（例えば、より高い利得、改良された雑音指数、より良いマッチング）をもたらすように他のトポロジーを使用して設計できる。LNA1220は、バイポーラ接合トランジスタ（BJT）、ヘテロ接合バイポーラトランジスタ（HBT）、金属酸化膜半導体電界効果トランジスタ（MOSFET）、ガリウム砒素電界効果トランジスタ（GaAsFET）あるいは他のアクティブ装置のような他のアクティブ装置で設計でき

る。LNA1220は、当該技術分野で公知の方法でモノリシック増幅器としても実行できる。同様に、電流源1580は、当該技術分野で公知の他の方法で設計および実行できる。LNA1220および電流源1580のいろいろの実行は本発明の範囲内である。

【0042】

I I I . 可変IIP3バイアス制御

前述のように、バンド内相互変調積は、非線形装置を通過するスプリアス信号によって形成できる。厳しい直線性要求がある1つの用途は、高度移動電話システム(AMPS)のような他のセルラ電話システムとともに同じ場所に配置されているCDMA通信システムである。他のセルラ電話システムは、CDMAシステムの作動バンド近くで高出力でスプリアス信号(あるいはジャマー)を送信でき、それによってCDMA受信機に対する高IIP3要求を必要とする。

【0043】

CDMAシステムに対するスプリアス信号拒否要件は、“TIA/EIA/IS-98-Aの相互変調スプリアス応答減衰”、以下IS-98-A規格、において2つの仕様ツートンテストおよび単ートーンテストによって規定される。ツートンテストは図7Aに示されている、ツートンは、CDMA波形の中心周波数から $f_1 = +900\text{ KHz}$ および $f_2 = +1700\text{ KHz}$ にある。ツートンは、振幅が同じで、CDMA信号の振幅よりも58dB高い。このテストは、AMPSシステムからの信号のような隣接チャネルで送信されているFM変調信号をシミュレートする。FM変調信号は、キャリアにおけるパワーの大部分を含むのに対してCDMA波形のパワーは 1.2288 MHz バンド幅にわたって拡散される。CDMA信号は、チャネル状態により影響を受けなく、パワー制御ループによって低パワーレベルに保持される。実際、CDMA信号は、干渉を減らし、性能を増加させるために必要とする性能レベルに必要な最少パワーレベルに保持される。

【0044】

単ートーンテストは図7Bに示されている。単ートーンは、CDMA波形の中心周波数から $f_1 = +900\text{ KHz}$ あり、CDMA信号の振幅よりも高い+7

2 dBcの振幅を有する。

【0045】

IS-98-Aに従って、受信機の直線性は、-101 dBm、-90 dBm、および-79 dBmのCDMA入力パワーレベルに指定される。ツートンテストの場合、ジャマーは-43 dBm、-32 dBm、および-21 dBm (+58 dBc) にあり、相互変調積のバンド内等価信号は、-101 dBm、-90 dBm、および-79 dBmのそれぞれの入力パワーレベルに対して-104 dBm、-93 dBm、および-82 dBmにある。

【0046】

図7Aに示されるように、 $f_1 = +900\text{ kHz}$ および $f_2 = +1700\text{ kHz}$ のスプリアストーン（あるいはジャマー）は、 $(2f_1 - f_2) = +100\text{ kHz}$ および $(2f_2 - f_1) = +2500\text{ kHz}$ の3次相互変調積を生じる。 $+2500\text{ kHz}$ の積は、次のバンドパスフィルタ1226および1232（図2を参照）によって容易にフィルタリングできる。しかしながら、 $+100\text{ kHz}$ の積は、CDMA波形の範囲内にあり、CDMA信号を低下させる。

【0047】

受信機1200の低下された性能に対して、受信機1200内のアクティブ装置のIIP3は、受信信号の非直線性の量に従って調整される。受信機1200は、ツートン相互変調仕様に合うように設計される。しかしながら、実際は、ジャマーが、受信機1200の何分の一の作動時間だけ存在する。さらに、ジャマーの振幅は、指定されるような+58 dBレベルにめったに達しない。したがって、より悪い場合のジャマーを設計し、受信機1200をより悪い場合のジャマーを予想して高IIP3モードで作動させることは電池電力の浪費である。

【0048】

本発明では、アクティブ装置のIIP3、特にLNA1220bおよびミキサ1230は、受信機1200からの出力信号の測定された非直線性に従って調整される。典型的な実施形態では、非直線性はRSSI傾斜方法によって測定される。RSSI傾斜の測定は、1992年4月21日に発行され、本発明の譲受人に譲渡され、参照してここに組み込まれた名称が「高ダイナミック範囲閉ループ

「自動利得制御回路」の米国特許第5, 107, 225号に詳述される。図2を参照すると、バンドパスフィルタ1232は、1. 2288MHzのバンド幅を有し、ジャマーの大部分およびバンド外相互変調積を抑圧する。バンド内の範囲内にある相互変調積は、抑圧できなくて、CDMA波形に加える。増幅器1234からのIF信号は、IF信号を処理し、IデータおよびQデータを含むデジタル化ベースバンドデータを供給する復調器1250に供給される。ベースバンドデータは、非直線性測定回路1290に供給される。典型的な実施形態では、非直線性測定回路1290は、下記の式に従って信号のパワーを計算する。

【0049】

$$P = (I^2 + Q^2) \quad (5)$$

ここで、Pはベースバンド信号のパワーであり、IおよびQはI信号およびQ信号それぞれの振幅である。パワー測定値はバイアス制御回路1280に供給される。

【0050】

パワー測定値は、所望のI信号およびQ信号のパワーならびに相互変調積(intermodulation products)のパワーを含む。前述のように、2次非直線性に関しては、相互変調積は入力信号レベルの各dB增加に対して2dB増加する。3次非直線性に関しては、相互変調積は入力信号レベルの各dB增加に対して3dB増加する。したがって、相互変調量は、出力信号レベルの変化対入力信号レベルの変化として規定されるRSSI傾斜の測定によって概算される。入力信号レベルの変化は、所定の増分で設定できる(例えば、0.5dB)。線形範囲で作動する受信機1200に関しては、入力信号レベルの0.5dB増加は、出力信号レベルの0.5dBおよび0.1のRSSI傾斜に相当する。しかしながら、1つあるいはそれ以上のアクティブ装置が、非線形作動範囲に遷移するにつれて、RSSI傾斜は増加する。より高いRSSI傾斜はより大きいレベルの非直線性に相当する。3.0のRSSI傾斜は、全圧縮で作動する受信機1200に相当し(入力が増加されるときに所望の出力信号レベルの増加が全然ない)、出力は3次相互変調積によって支配される。

【0051】

本発明では、RSSI傾斜は所定のRSSI閾値と比較できる。RSSI傾斜が閾値を超える場合、適切なアクティブ装置のIIP3は増加される。一方、RSSI傾斜がRSSI閾値以下である場合、IIP3が減少される。RSSI閾値は、必要とされるビット誤り率(BER)あるいはフレーム誤り率(FER)性能に基づいて受信機1200の動作中調整できる。より高いRSSI閾値は、IIP3を増加する前により高いレベルの相互変調積を可能にし、それによってBERあるいはFER性能という犠牲を払って電力消費を最少にする。RSSI閾値は、必要とされる性能のレベルに対する閾値(例えば1%FER)を設定する制御ループによっても調整できる。典型的な実施形態では、RSSI傾斜は1.2であるように選択される。しかしながら、他のRSSI閾値の使用は本発明の範囲内である。

【0052】

本発明では、ジャマーの振幅を直接測定することは重要でない。所望の信号に対する相互変調積のより高いレベルの相互変調積に関するジャマーの望ましくない影響を測定することはより重要である。RSSI傾斜は非直線性のレベルを測定する1つの方法である。非直線性のレベルは、入力信号の振幅の増分変化に対する出力信号のエネルギー/チップ対雑音比(E_c/I_o)の変化を計算することによっても測定できる。相互変調積は、受信機が圧縮中であり、出力信号が3次相互変調積によって支配される場合、3対1の係数だけ増加する。RSSI傾斜方法のように、非直線性のレベルは、 E_c/I_o の変化対入力信号レベルの変化によって概算できる。非直線性のレベルを測定する他の方法は、熟考することができ、本発明の範囲内にある。

【0053】

典型的な実施形態では、性能を最大化するために、アクティブ装置のIIP3は、(例えば、RSSI傾斜の測定によって)各アクティブ装置が受けた非直線性量に従って調整される。したがって、ミキサ1230は最大信号レベルを受け、LNA1220bは次の最大信号レベルを受け、LNA1220aは、最小信号レベルを受ける(これは、LNA1220aの利得がバンドパスフィルタ1226の挿入損失よりも大きいと推定する)。これらの前提の場合、ミキサ123

0のIIP3動作点は、ジャマーが（例えば、高RSSI傾斜測定によって）検出される場合、最初に増加される。一旦ミキサ1230のIIP3が完全に（例えば、最高IIP3動作点に）調整されると、LNA1220bのIIP3は増加される。最後に、一旦LNA1220bのIIP3が完全に調整されると、LNA1220aのIIP3は増加できる。典型的な実施形態では、LNA1220aは、受信機1200の性能を最適化するように所定のIIP3動作点に保持される。相補的方法では、ジャマーが全然検出されない場合、LNA1220bのIIP3は最初に減少される。一旦LNA1220bのIIP3が（例えば、最低IIP3動作点に）完全に調整されると、ミキサ1230のIIP3は減少される。

【0054】

LNA1220bおよびミキサ1230のIIP3は、（例えば、連続Vbias1およびVbias2制御電圧を提供することによって）連続的方法あるいは個別工程で調整できる。本発明は、アクティブ装置のIIP3を制御する連続的、個別の工程あるいは他の方法の使用に向けられる。

【0055】

IIP3調整の前述の順序は、IIP3が唯一の考慮すべき事項であると推定する。しかしながら、異なる用途は、異なる入力条件を受け、異なる性能要件を有してもよい。IIP3調整の順序はこれらの要件を満たすように再配置できる。さらに、IIP3調整は、特定の動作状態に対して受信機1200の性能を最適化するために前述からの方向（例えば、入力信号レベルを増加するIIP3を減少する）に反転できる。IIP3調整の異なる順序およびIIP3調整の異なる方向は本発明の範囲内にある。

【0056】

I V. 利得制御

大部分の受信機は、広範囲の入力信号レベルに適合するように設計されている。CDMA受信機の場合、必要なAGC範囲は公称80dBである。本発明の典型的な実施形態（図2を参照）では、AGC範囲は、減衰器1216、LNA1220aおよび1220b、パッド1222aおよび1222b、復調器125

0、およびたぶん増幅器1234によって与えられる。典型的な実施形態では、減衰器1216は20dBのAGC範囲を与え、パッド1222aおよび1222bの各々は5dBのAGC範囲を与え、LNA1220aおよび1220bの各々は13dBのAGC範囲を与え、増幅器1234および／または復調器1250は24dBのAGC範囲を与える。これらの部品の1つあるいはそれ以上のAGC範囲は調整でき、本発明の範囲内にある。さらに、増幅器1234は、これらの補充の他の部品にAGC範囲を与えるように設計できる。例えば、パッド1222のAGC範囲は、各々2dBに減少することができ、増幅器1234は6dBのAGC範囲で設計できる。

【0057】

典型的な実施形態では、最初の2dBのAGC範囲は復調器1250によって与えられる。復調器1250は、AGC制御のために使用できる分解能の付加ビットを与えるバンドパスサブサンプリングΣ△ADCを含む。次の20dBのAGC範囲は、減衰器1216および／または増幅器1234によって与えられる。次の18dBのAGC範囲はLNA1220aおよびパッド1222aによって与えられる。次の18dBのAGC範囲はLNA1220bおよびパッド1222bによって与えられる。さらに、残りの22dBのAGC範囲は、増幅器1234および／または復調器1250によって与えられる。

【0058】

CDMA入力信号パワーを獲得する本発明の受信機1200のAGC制御動作を示す典型的な図が図8Aに示されている。本例では、増幅器1234は、簡単にするために固定利得増幅器として実現される。-1034dBmから-102dBmまで、LNA1220aおよび1220bはターンオンされ、スイッチ1224aおよび1224bはオフにスイッチされ、AGCは復調器1250によって与えられる。-102dBmから-85dBmまで、AGCは減衰器1216によって与えられる。-84dBmから-62dBmまで、LNA1220aはターンオフされ、スイッチ1224aはオンにスイッチされ、LNA1220bはオンのままであり、スイッチ1224bはオフのままであり、AGCは復調器1250によって与えられる。-102dBmから-85dBmまで、AGC

は減衰器1216によって与えられる。 -63 dBm から -46 dBm まで、LNA1220aおよび1220bはターンオフされ、スイッチ1224aおよび1224bはオンにスイッチされ、AGCは復調器1250によって与えられる。最後に、 -46 dBm 以上で、減衰器1216は完全に減衰され、復調器1250へのIF信号レベルは、入力RF信号レベルに対してdB毎に増加し、AGCは、復調器1250によってAGC1410の後に与えられる。

【0059】

CDMA入力信号パワーを獲得する本発明の受信機1200のAGC制御動作を示す典型的な図が図8Bに示されている。さらに、増幅器1234は、本例では、簡単にするために、固定利得増幅器として実現される。 -24 dBm から -46 dBm まで、LNA1220aおよび1220bはターンオフされ、スイッチ1224aおよび1224bはオンにスイッチされ、AGCは、復調器1250によってADC1410の後に与えられる。 -66 dBm および -69 dBm から、減衰器1216は最小減衰状態にあり、AGCは復調器1250によって与えられる。 -70 dBm で、LNA1220bはターンオンされ、スイッチ1224bはオフにスイッチされる。 -70 dBm から -84 dBm まで、AGCは減衰器1216によって与えられる。 -84 dBm から -90 dBm まで、AGCは復調器1250によって与えられる。 -91 dBm で、LNA1220aはターンオンされ、スイッチ1224aはオフにスイッチされる。さらに、 -102 dBm から -104 dBm まで、AGCは復調器1250によって与えられる。

【0060】

図8A～図8Bは、LNA1220aおよび1220bがターンオンおよびターンオフされる入力RF信号レベルを示している。LNA1220aは、入力信号レベルが -85 dBm （図8Aを参照）を超えるときにターンオフされるが、信号レベルが -91 dBm を通りすぎて減少するまで再度ターンオンされない。6dBのヒステリシスは、LNA1220aがオン状態とオフ状態との間をトグルすることを防止する。LNA1220bにも同じ理由のために6dBのヒステリシスが装備されている。同じ量のヒステリシスは、システム性能を最適化する

ために使用でき、本発明の範囲内にある。

【0061】

上記の論議は必要とされるA G C制御の典型的な実行を示している。A G C制御は、可調整利得を有するA G C増幅器でも実行できる。さらに、図2に示されるような減衰器1216およびLNA1220aおよび1220bの配置は、C DMA仕様を満たすまさに1つの実施である。ここに示されている要素を使用するA G C機能性の他の実施およびこれらの要素を当該技術分野で公知である他の要素あるいは回路と組み合わせて使用する他の実施は本発明の範囲内にある。

【0062】

V. 測定非直線性による受信機設定

本発明の第1の実施形態では、アクティブ装置のIIP3は、受信機1200によって発生された非直線性の測定レベルに従って設定される。非直線性のレベルはRSSI傾斜あるいはE_c/I_o測定によって概算される。典型的なRSSI傾斜測定実施は図9に示される。典型的な実施形態では、入力RF信号レベルは、減衰器1216の減衰を狭いパルスで変えることによって変えられる。各パルスは“ウィグル”と呼ばれる。RSSI傾斜は各パルスに対して測定され、測定値、RSSI傾斜測定の精度を改善するために所定の周期Tにわたって平均化される。周期Tの終わりで、測定RSSI傾斜はRSSI閾値と比較され、この結果は前述のようにアクティブ装置のIIP3を調整するために使用される。

【0063】

図9に示されるように、T0のRSSI傾斜測定値は、RSSI閾値未満であり、受信機1200が線形範囲内で作動することを示している。したがって、LNA1220bのIIP3は電力消費を保持するように減少される。同様に、周期T1、T2、およびT3の終わりで、測定RSSI傾斜はRSSI閾値未満であり、LNA1220bのIIP3は減少され続く。周期T4の終わりで、測定RSSI傾斜はRSSI閾値未満であり、LNA1220bのIIP3は最小IIP3動作点まで完全に調整されたので、ミキサ1230のIIP3は減少される。周期T5の終わりで、測定RSSI傾斜はRSSI閾値よりも大きく、相互変調積は許容し得ないレベルまで増加したことを見出す。ミキサ1230のIIP

3はそれに応じて直線性を改善するために増加される。

【0064】

典型的な実施形態では、各パルスは持続時間が $200\mu\text{秒}$ で、周期Tは 5m秒 、1つの周期T内のパルス数は9である。これらの値を使用して、デューティサイクルは36パーセントである。好ましい実施形態では、パルスのデューティサイクルは、所望の信号のE_c/I_oが信号振幅の周期的摂動によって最小限度低下されるように十分低いべきである。パルスの幅は、AGC制御回路1280の擾乱を最少にするために持続時間は短く選択される。一般的には、AGC制御ループは遅く、短い減衰パルスによって生じる信号レベルの変化を追跡できない。出力信号の振幅の変化は、正確に入力信号の振幅および相互変調積の変化に反映し、AGC制御回路1280によって生じる変化に反映しない。しかしながら、短いパルス幅は、出力信号パワーのあまり正確でない測定値を生じる。本発明は、ここに示されている機能のためのいろいろの幅およびいろいろのデューティサイクルのパルスの使用に向けられる。

【0065】

R F信号レベルの摂動の振幅は、出力信号の低下を最少にし、全実施形態1200のIIP3への影響を最少にするために小さく選択される。典型的な実施形態では、RSSI傾斜測定のための減衰ステップは0.5dBである。減衰ステップのための他の値は本発明の範囲内にある。

【0066】

典型的な実施形態では、RSSI閾値は1.2に選択される。1つのRSSI閾値の使用は、連続周期T間でIIP3動作点のトグルを生じ得る。これを防止するために、2つのRSSI閾値はヒステリシスを生じるために使用できる。測定RSSI傾斜が第1のRSSI閾値を超えない場合、IIP3は増加されない、測定RSSI傾斜が第2のRSSI閾値以下でない場合、IIP3は減少されない。单一閾値あるいは複数閾値の使用は本発明の範囲内にある。

【0067】

入力RFパワーレベルを獲得する本発明の受信機1200のIIP3バイアス制御動作を示す図は図10Aに示されている。入力RF信号は、CDMA信号以

上 +58 dBc である CDMA 信号およびツートーンジャマーを含む。CDMA 信号パワーが -104 dBm と -101 dBm との間にある場合、ミキサ 1230 の IIP3 は +10 dBm にセットされ、LNA1220a および 1220b の IIP3 は 0 dBm にセットされる。CDMA 信号は -101 dBm を通り過ぎて増加するので、測定 RSSI 傾斜は RSSI 閾値を超え、ミキサ 1230 の IIP3 は、非直線性のレベルを最少にするために +15 dB に増加される。減衰器 1216 は、-104 dBm と -84 dBm との間で入力 RF 信号の減衰を行う。-84 dBm で、LNA1220a はバイパスされ、減衰器 1216 はその低減衰状態にリセットする。CDMA 信号パワーが -83 dBm、-79 dBm、-75 dBm および -71 dBm にある場合、LNA1220b の IIP3 は相互への積を最少にするために増加される。ほぼ -64 dBm で、LNA1220b はバイパスされ、減衰器 1216 は再度、その低減衰状態にリセットする。入力 RF パワーレベルを獲得する受信機 1200 の IIP3 バイパス制御動作を示す図は図 10B に示されている。さらに、入力 RF 信号は、CDMA 信号以上 +58 dBc である CDMA 信号およびツートーンジャマーを含む。最初に、CDMA 入力信号パワーが -60 dBm にある場合、LNA1220a および 1220b がバイパスされる。CDMA 信号パワーが -70 dBm に減少する場合、LNA1220b は必要な利得を生じるようにターンオンされる。ほぼ -76 dBm、-80 dBm、-84 dBm、および -88 dBm で、LNA1220b の IIP3 は電力消費を最少にするために減少される。-90 dBm で、減衰器 1216 は、その上部範囲に達し、LNA1220a はターンオンされる。-100 dBm で、ミキサ 1230 の IIP3 は、入力 RF 信号レベルは小さいので、電力を保持するように減少される。

【0068】

前述のように、ミキサ 1230 および LNA1220a および 1220b の IIP3 が調整される入力 RF パワーレベルは測定 RSSI 傾斜によって決定される。RSSI 傾斜測定は、図 10A および 図 10B に示されるような直線的に間隔をあけられた IIP3 バイアススイッチ点を生じなくてもよい。

【0069】

さらに、階段状のスイッチ点は連続的に調整可能なバイアス制御で取り換えることができる。

【0070】

V I . 動作モードによる受信機設定

本発明の第2の実施形態では、アクティブ装置のIIP3は受信機の動作モードに従って設定される。前述のように、受信機1300(図3を参照)は、PCSバンドあるいはセルラバンドのいずれかで作動するよう要求されるセルラ電話で使用できる。各バンドは、ディジタルプラットホームおよび/またはアナログプラットホームのいずれかをサポートできる。各プラットホームは、さらにいろいろの動作モードを含み得る。いろいろの動作モードは、性能を改善し、電池電力を保持するために使用される。例えば、異なる動作モードはセルラ電話の下記の機能をサポートするために使用される。すなわち(1)より長い待機時間のスロットモードページング、(2)ダイナミックレンジ強化のための利得ステップ、(3)より長い通話時間壞された送信機出力、(4)デュアルバンド電話(PCSおよびセルラ)のための周波数バンド選択、(5)システム(CDMA、AMPS、GSM等)間でトグルする多重アクセス、および(6)ジャマーがある場合の回路バイアス制御のための手段。

【0071】

セルラ電話の動作モードは異なる性能要件を持つことができる。典型的な実施形態では、各動作モードはNモードビットを含む固有識別子(unique identifier)を割り当てられる。このモードビットは動作モードの特定の特性を規定する。例えば、一方のモードビットは、PCSとセルラバンドとの間で選択するために使用でき、他方のモードビットは、ディジタル(CDMA)あるいはアナログ(FM)モード間で選択するために使用できる。Nモードビットは、最高2N制御ビットを含むNモードビットを制御バスに復号化するコントローラ内1370の論理回路に供給される。制御バスは、制御を必要とする受信機1300内の回路に送られる。例えば、制御バスは、下記のことを指令できる。すなわち、(1)RF/IFプロセッサ1348内のミキサおよびRFプロセッサ1310aおよび1310b内のLNAのIIP3を設定する、(2)受信機1300の利得を

設定する、(3) DCバイアス電圧および／または電流を受信機1300内の他のRFおよびIF回路に設定する、(4) 所望の信号バンドを選択する、および(5) 発振器を適切な周波数に設定する。

【0072】

動作モードに基づいた受信機1300のIIP3制御の典型的な実施は表1および表2に示される。受信機1300は、デュアルバンド(PCSおよびセルラ)およびデュアルモード(CDMAおよびFM)をサポートする。典型的な実施形態では、PCSバンドだけはCDMA送信をサポートしているのに対して、セルラバンドは、CDMA送信およびFM送信の両方をサポートする(FM送信はAMPSシステムからであってもよい)。典型的な実施形態では、4モードビットが利用される。4つのモードビットは、BAND_SELECT、IDLE／、FM／、およびLNA_RANGEビットである。BAND_SELECTビットは、動作のバンドを決定し、1=PCSおよび0=セルラとして規定される。IDLE／ビット(0=アイドル)は、セルラ電話が作動していない間、受信機1300をアイドルモード(例えば、より低いIIP3で作動する)に設定する。FM／ビット(0=FM)は、FM信号を処理するように受信機1300を設定する。さらに、LNA_RANGEビット(1=バイアス)は受信機1300の利得を設定する。LNA_RANGEビットがハイに設定し、バイアスモードを指定する場合、第1のLNA1320aあるいは1321aのVbias1およびVbias2がローに設定し、LNAはターンオフされる。

【0073】

BAND_SELECTが0に設定される場合(セルラバンド)、受信機1300は、表1に列挙されたセルラ動作モードの中の1つで作動する。表1は、LNA1320aおよび1320bのIIP3動作点だけを列挙する。同様な表は、RF／IFプロセッサ1348内のアクティブミキサのIIP3動作点のために作成できる。一方、セルラモードでは、LNA1321aおよび1321bのためのDCバイアス電流は電池電力を保持するようにターンオフされる。

【0074】

【表1】

表1 セルラー動作モードに関する受信器制御

IDLE/ FM/ LNA- 範囲	LNA 1320a Vbias1	LNA 1320a Vbias2	LNA 1320b Vbias1	LNA 1320b Vbias2	動作モー ド
0 0 0	0	1	1	0	FM Rx
0 0 1	0	0	1	0	FM Rx
0 1 0	1	0	1	1	スロット 付きCDMA
0 1 1	0	0	1	1	スロット 付きCDMA
1 0 0	0	1	1	0	FM RX/Tx
1 0 1	0	0	1	0	FM TX/Tx
1 1 0	1	1	1	1	CDMA Rx/ Tx
1 1 1	0	0	1	1	CDMA Rx/ Tx

BAND_SELECTが1に設定される場合（PCSバンド）、電話は、表2に列挙されたPCS動作モードの1つで作動する。一方、PCSモードでは、LNA1320aおよび1320bのバイアス電流は、電池電力を保持するようターンオフされる。

【0075】

【表2】

表2 PCS動作モードに関する受信器制御

IDLE/ FM/ LNA- 範囲	LNA 1321a Vbias1	LNA 1321a Vbias2	LNA 1321b Vbias1	LNA 1321b Vbias2	動作モー ド
0 0 0	x	x	x	x	使用され ない
0 0 1	x	x	x	x	使用され ない
0 1 0	1	0	1	1	スロット 付きPCS
0 1 1	0	0	1	1	スロット 付きPCS
1 0 0	x	x	x	x	使用され ない
1 0 1	x	x	x	x	使用され ない
1 1 0	1	1	1	1	PCS Rx/ Tx
1 1 1	0	0	1	1	PCS Rx/ Tx

表1および表2は、必要な性能を保持している間の電力消費を最少にするためにLNAのIIP3動作点を列挙する。付加的表は、制御を必要とする他の回路のために作成できる。例えば、所望の動作モードのための予想された入力信号レベルに基づいてAGCを適切な作動範囲にセットする表を作成できる。他の表は、受信機1300内のいろいろの回路によって要求されるDCバイアス電圧あるいは電流を設定するために作成できる。

【0076】

VII. 受信信号レベルによる受信機設定

本発明の第3の実施形態では、アクティブ装置のIIP3は、受信機内のいろいろの信号処理段の信号の測定振幅に従って設定される。図2を参照すると、パワー検出器は、信号のパワーレベルを測定するために選択部品の出力に接続できる。この受信機設定方式の第1の実施形態では、パワー検出器は、これらの部品からのRF信号のパワーを測定するためにLNA1220aおよび1220bおよびミキサ1230の出力に接続できる。それから、パワー測定値は、所定の非

直線性のレベルを通り過ぎて作動するいかなる部品の IIP3 動作点も調整するために情報を使用するバイアス制御回路 1280 に供給される。受信機設定方式の第 2 の実施形態では、パワー検出器は、これらの部品から RF 信号およびベースバンド信号のそれぞれのパワーを測定するためにミキサ 1230 および復調器 1250 の出力に接続できる。パワー測定値はバイアス制御回路 1280 にも供給される。これらの 2 つの測定値間のパワー差は、必要とされる IIP3 性能を推測するために使用できるバンド外信号からのパワーを示す。バンド制御回路 1280 は、必要とされる性能のレベルを保持するために前述された方法で部品の動作点を調整する。ローパスフィルタが続くダイオード検出器であるようなパワー検出器は当該技術分野で公知であるような多数の方法で実行できる。

【0077】

VIII. LNA および増幅器のための電流源

図 5B および上記の電流源 1580 の説明を参考すると、制御電圧および結果として生じる回路構成を列挙する表 3 が作成される。表 3 は、n チャネル MOSFET 1582 および 1584 のためのものである。MOSFET 1582 および 1584 は並列に接続されるために、電流源 1580 は、並列トポロジーを有するものとして示される。

【0078】

【表 3】

Vbias ₁	Vbias ₂	Q2	Q3	回路構造
高い	X	ON	X	短絡、最大電流
低い	低い	OFF	OFF	バイパス、最小電流
低い	高い	OFF	ON	R4, 公称電流

他の電流源 1581 の概略図は図 11 に示されている。n チャネル MOSFET 1594 のソースはアナログアースに接続されている。n チャネル MOSFET 1592 のソースは MOSFET 1594 のドレインに接続されている。抵抗器 1596 は、MOSFET 1594 のドレインおよびソースの両端間に接続さ

れている。MOSFET 1592のドレンは電流源1581の出力を含む。バイパスコンデンサ1598は電流源1580の出力およびアナログアースの両端間に接続する。MOSFET 1592のゲートはVbias3に接続され、MOSFET 1594のゲートはVbias4に接続されている。

【0079】

MOSFET 1592および1594がオンである場合、最大コレクタバイパス電流IccはLNA1220のトランジスタ1540のために供給される。MOSFET 1592はオフである場合、最小コレクタバイパス電流Iccは、MOSFET 1594の状態にかかわらずトランジスタ1540のために供給される。最小コレクタバイパス電流状態はバイパス状態とも呼ばれ、使用されるMOSFET装置の漏れ電流に応じた電流に全然接近することができない。最後に、MOSFET 1592がオンであるが、MOSFETがオフである場合、トランジスタ1540のためのコレクタバイパス電流Iccは、抵抗器1596の抵抗およびトランジスタ1540のベース電圧によって決定される。トラクト(truct)表4は、制御電圧およびその結果として生じる回路構成を列挙する電流源1581のために作成される。表4も、nチャネルMOSFET 1592および1594のためのものである。電流源1581は、MOSFET 1592および1594が直列に接続されているために、直列トポロジーを有するものとして示すことができる。

【0080】

【表4】

Vbias3	Vbias4	Q4	Q5	回路構造
高い	高い	ON	ON	短絡、最大電流
高い	低い	ON	OFF	R5, 通常電流
低い	x	OFF	x	バイパス、公称電流

電流源1581は、本質的に同じ結果を得るために電流源1580の回路トポ

ロジーと異なる回路トポロジーを利用する。しかしながら、MOSFET 1592はMOSFET 1594と直列に接続されているために、付加電圧は、MOSFET 1592のドレインおよびMOSFET 1594のソースの両端間に要求される。

【0081】

LNA 1220がただ単に2つのモードの中の1つで使用される場合、MOSFET 1594 (Q5) は除去でき、ただ一つの制御電圧、すなわちVbias3が必要とされることが表4から観察できる。これは電流源1581の設計をさらに簡単にする。他の実施形態では、MOSFET 1592 (Q4) は除去できる。残りのMOSFET 1594および抵抗器1596は、それぞれMOSFET 1594がターンオンあるいはターンオフされるかどうかに応じて最大電流あるいは公称電流を供給できる。

【0082】

電流源1580および1581によってもたらされる長所は、最小回路部品であり、制御回路のインターフェースの容易さである。ただ単に2つのMOSFET、1つの抵抗器、および1つのコンデンサが2つの回路トポロジーの各々に対して必要とされることが図5Bおよび図11から注目される。さらに、制御電圧の閾値電圧と適合した閾値電圧を有するMOSFETが選択できる。例えば、MOSFETの閾値電圧は、MOSFETが、トランジスタ・トランジスタ・ロジック (TTL)、エミッタ結合ロジック (ECL) あるいは相補性金属酸化膜半導体 (CMOS) コンパチブル電圧に対して完全にターンオンおよびオフするように選択できる。典型的な実施形態では、MOSFETのゲートはデジタル制御電圧を受け取るように設計されている。

【0083】

表3および表4は、電流源の各々が3つの個別電流出力レベル（最大、最小、および公称）を有することを示している。しかしながら、連続的あるいはより小さい電流ステップを有する電流源を設計できる。したがって、MOSFETのゲートに高電圧および低電圧を印加する代わりに、中間電圧も印加できる。所与のMOSFETに関しては、ドレイン電流はゲート・ソース間電圧の関数である。

したがって、電流源の電流は、適当なゲート・ソース電圧の適切な調整によってより小さいステップで調整できる。

【0084】

一般的には、所与のMOSFET設計のためのドレイン電流対ゲート・ソース間電圧は、一方のMOSFETから他方のMOSFETまで大いに変わる。この変動は、オンおよびオフスイッチングのような簡単な用途を除いて、大部分の用途ではMOSFETの使用を非実用的にする。しかしながら、MOSFETは、校正および／または制御機構によって連続的（あるいはほぼ連続的）方法で電流を制御するために使用できる。例として、電流源の電流はいろいろのゲート・ソース電圧に対して測定でき、この特徴づけは後で使用するために記憶できる。この特徴づけは、工場の生産工程中あるいは作業場の通常の動作中に実行できる。一方、電流源の電流は、通常の動作中わずかな増分で調整でき、LNA出力の非直線性は、電流源を調整するために測定および使用できる。LNAの入力の非直線性のレベルが所定の閾値以上である場合、電流源はより多くの電流を供給するために調整できる。一方、LNAの出力の非直線性のレベルが所定の閾値以下である場合、電流源はより少ない電流を供給するように調整できる。電流源を他の方法で校正および／または制御し、連続的あるいは半連続的方法（例えばより多くの電流ステップを有する）で使用することを可能にするいろいろの他の方法が、熟考でき、本発明の範囲内にある。

【0085】

nチャネルエンハンスマントモードMOSFETのために表3および表4が示されている。異なる表は、nチャネルデプレションモードMOSFET、pチャネルエンハンスマントモードMOSFET、pチャネルデプレションモードMOSFETあるいは上記のMOSFET種類のいずれかの組み合わせを使用する異なる入力ロジックに対する同じ電流出力のセット（最大、最小、および公称）を生じるように設計できる。典型的な実施形態では、FETは付加待機電流あるいはバイパス電流を全然消費しなくて、特に移動通信装置での使用に適しているために、FETは電流源のために使用される。同じ電流は、FETおよびLNAの両方を通して流れる。FETを流れる付加ゲート電流は全然ない。しかしながら

、他のトランジスタ（例えば、J-FET、CMOS、BJT）も使用でき、本発明の範囲内にある。

【0086】

本発明の電流源は、前述のようなLNA1220あるいは他の増幅器用に使用できる。多数の増幅器設計は公知であり、当該技術で使用される。本発明のために使用できる増幅器設計の包括的なリストに列挙することは非実用的である。しかしながら、他の増幅器設計は使用でき、本発明の範囲内にある。

【0087】

本発明の前述の説明は、当業者が本発明を製造あるいは使用できるように行われる。これらの実施形態のいろいろの修正は当業者に即座に明らかであり、ここに規定されている一般的な原理は、本発明の機能を使用しないで他の実施形態に適用されてもよい。したがって、本発明は、ここに示されている実施形態に限定されることを意図しないで、ここに開示された原理および新規の機能に準じた最も広い範囲に一致されるべきである。

【図面の簡単な説明】

本発明の特徴、目的および長所は、同じ参照文字がそれに応じて全部を識別する図面とともに行われるときに示される詳細な説明からより明らかになる。

【図1】

従来の典型的な受信機のブロック図である。

【図2】

本発明の典型的なプログラムブル線形受信機のブロック図である。

【図3】

本発明の典型的なプログラムブル線形デュアルバンド受信機のブロック図である。

【図4】

本発明の受信機内に使用される典型的なQPSK復調器のブロック図である。

【図5】

本発明の受信機に使用される低雑音増幅器（LNA）および電流源のそれぞれの典型的な個別設計の概略図である。

【図6】

LNAおよびLNAの性能曲線のそれぞれに使用されるトランジスタのIIP₃性能対バイアス電流の図である。

【図7】

IS-98-Aによって規定されるようなCDMA信号に対するツートーンジャマーおよびシングルトーンジャマー、それぞれの仕様の図である。

【図8】

CDMA入力電力をそれぞれ昇順および降順するAGC制御範囲の図である。

【図9】

本発明の典型的なIIP₃バイアス制御機構の図である。

【図10】

CDMA入力パワーをそれぞれ上昇および下降するIIP₃バイアス制御の図である。

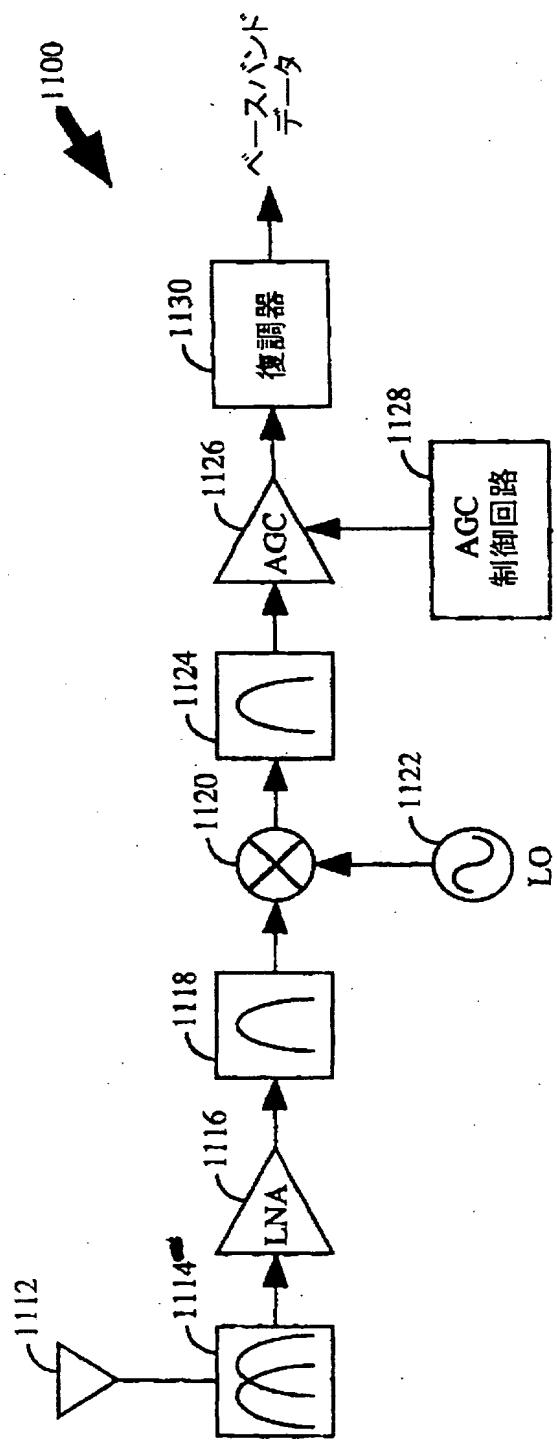
【図11】

本発明で使用するための他の電流源の図である。

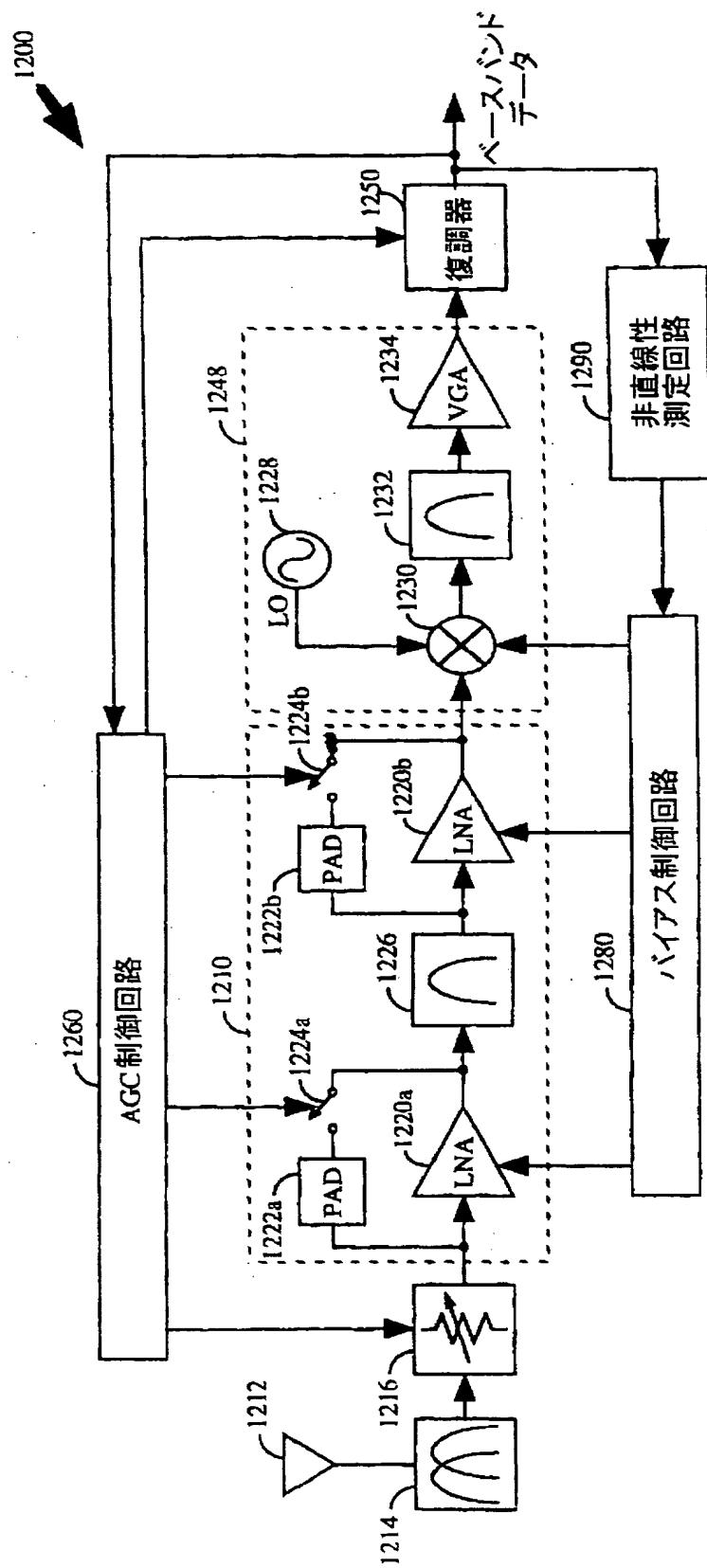
【符号の説明】

1100…受信機, 1112…アンテナ, 1114…送受切換器, 1118…バンドパスフィルタ, 1120…ミキサ, 1122…局部発振器, 1126…増幅器, 1200…受信機, 1210…RFプロセッサ, 1248…RF／IFプロセッサ, 1250…復調器, 1300…ミキサ, 1310a…RFプロセッサ, 1314…送受切換器,

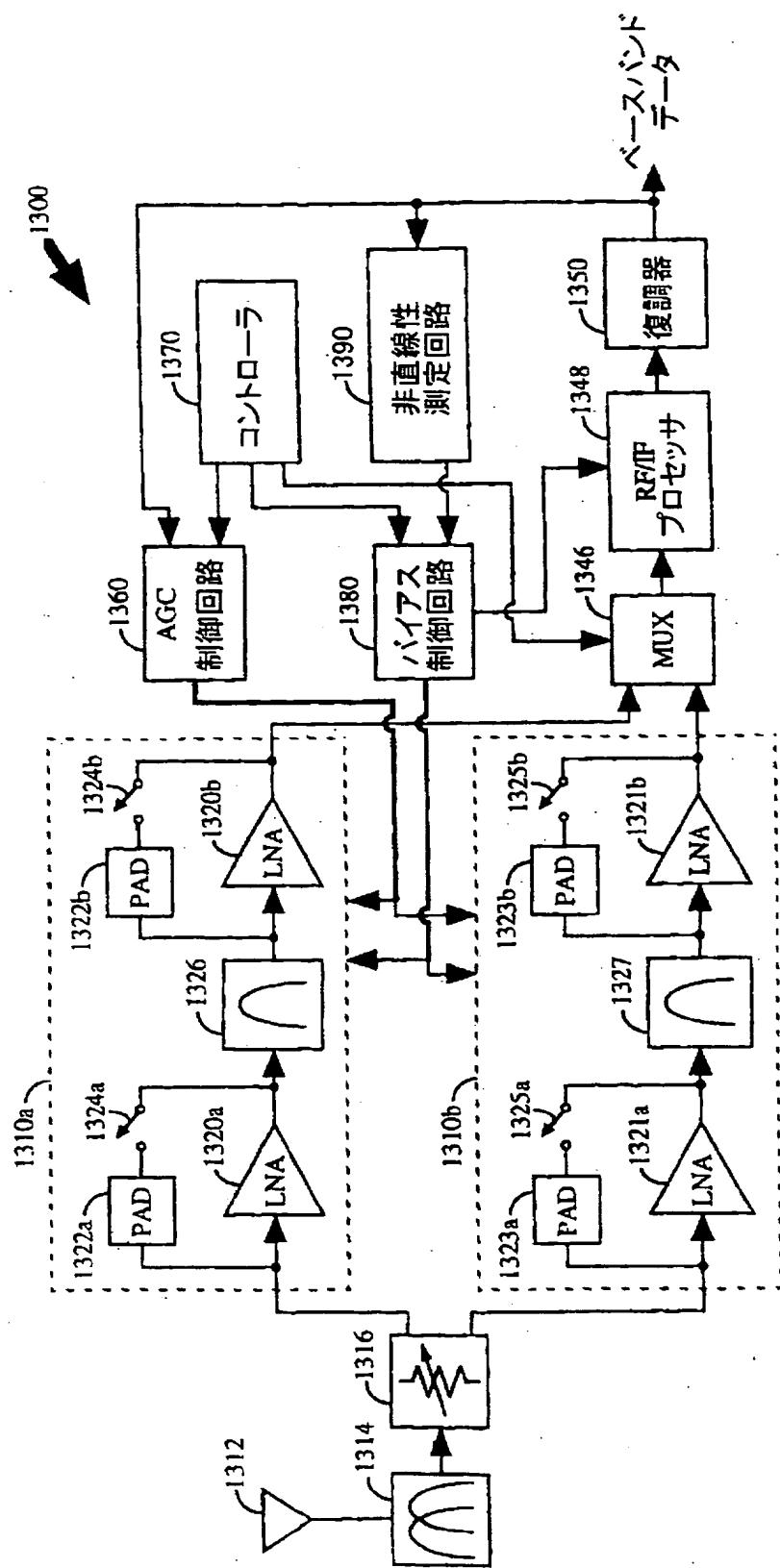
【図1】



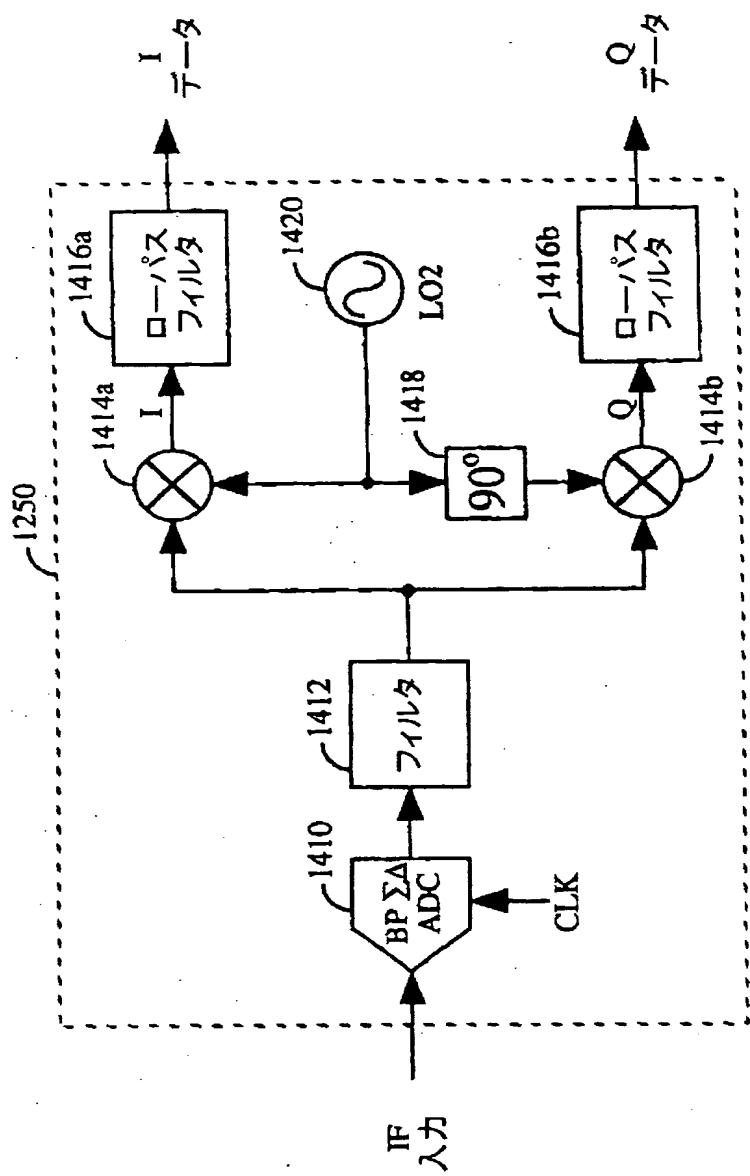
【図2】



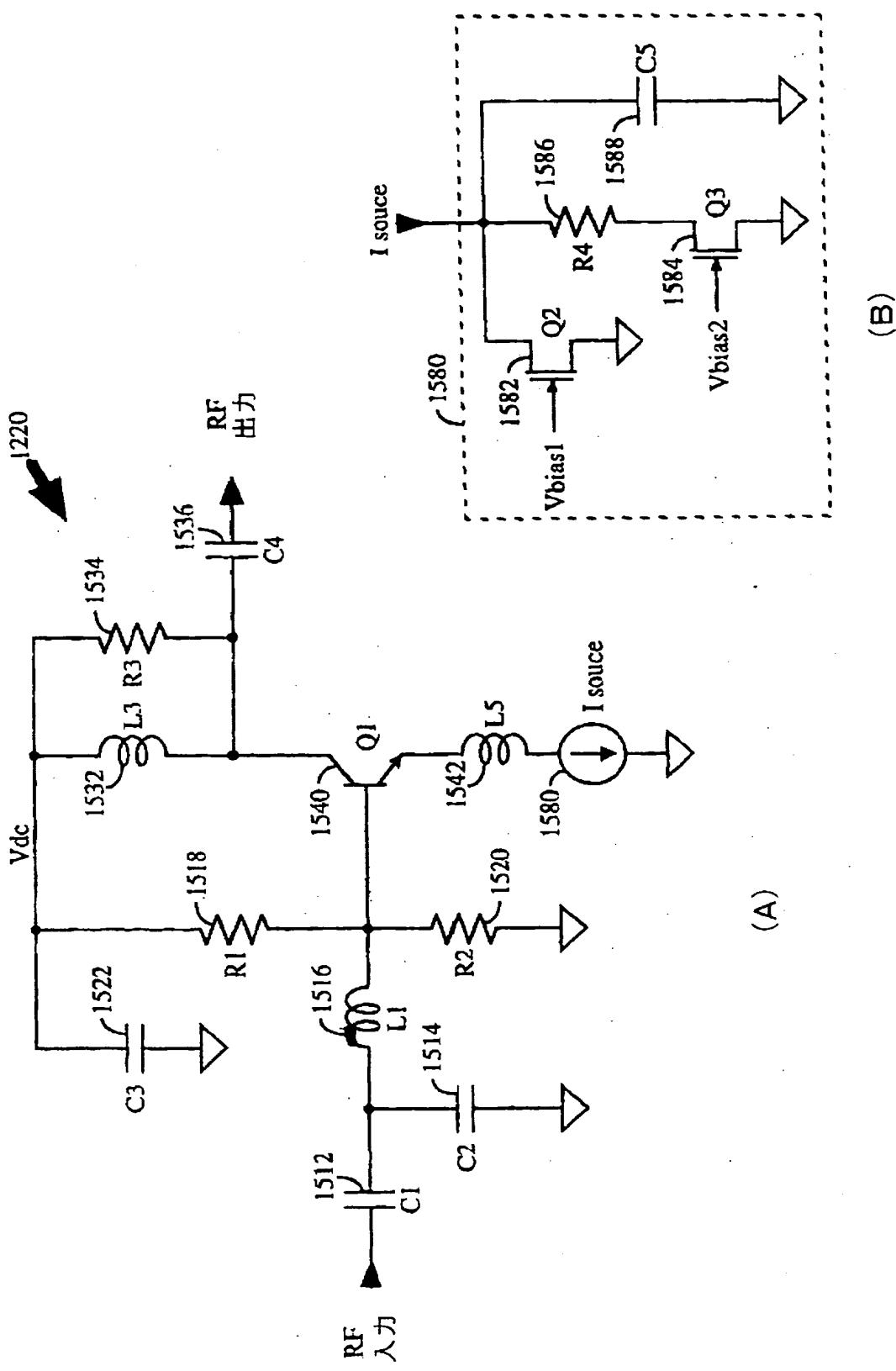
〔図3〕



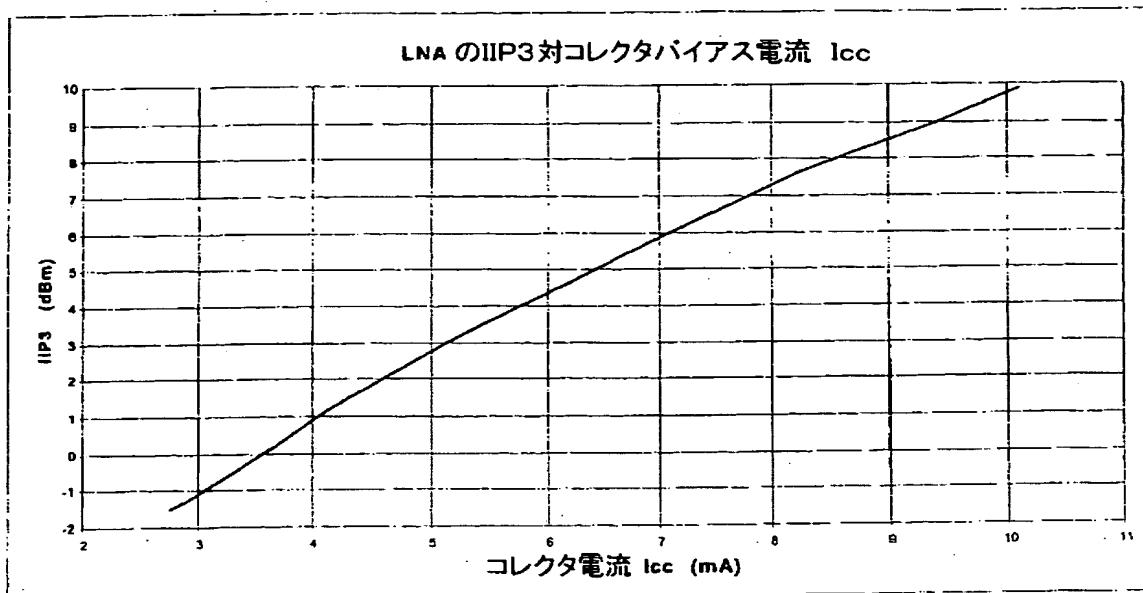
【図4】



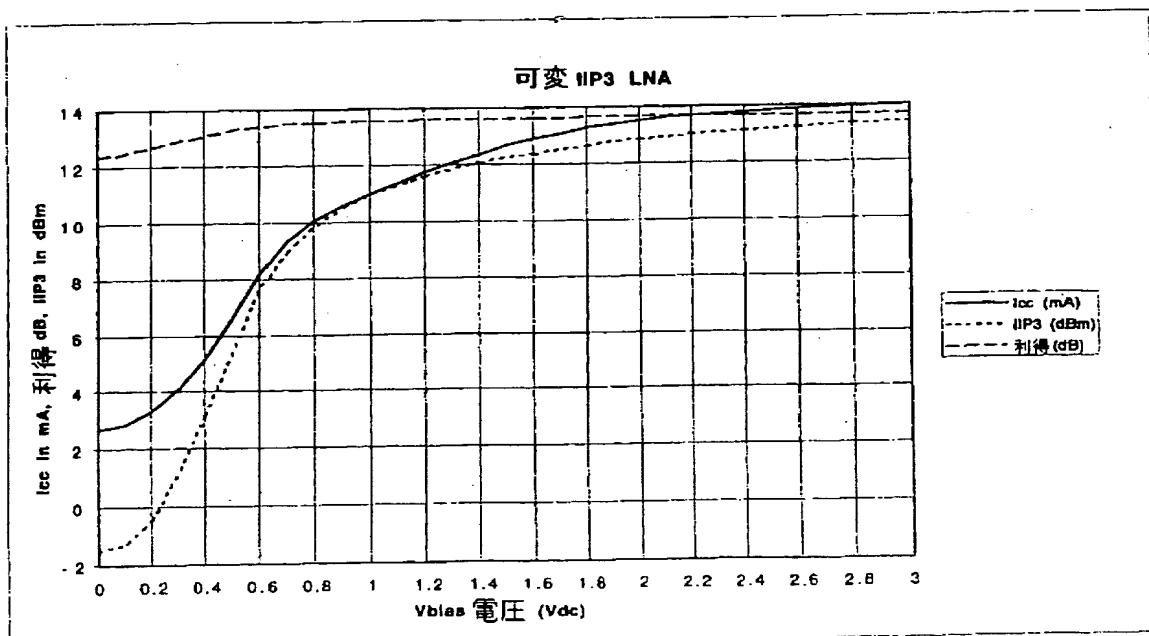
[図5]



【図6】

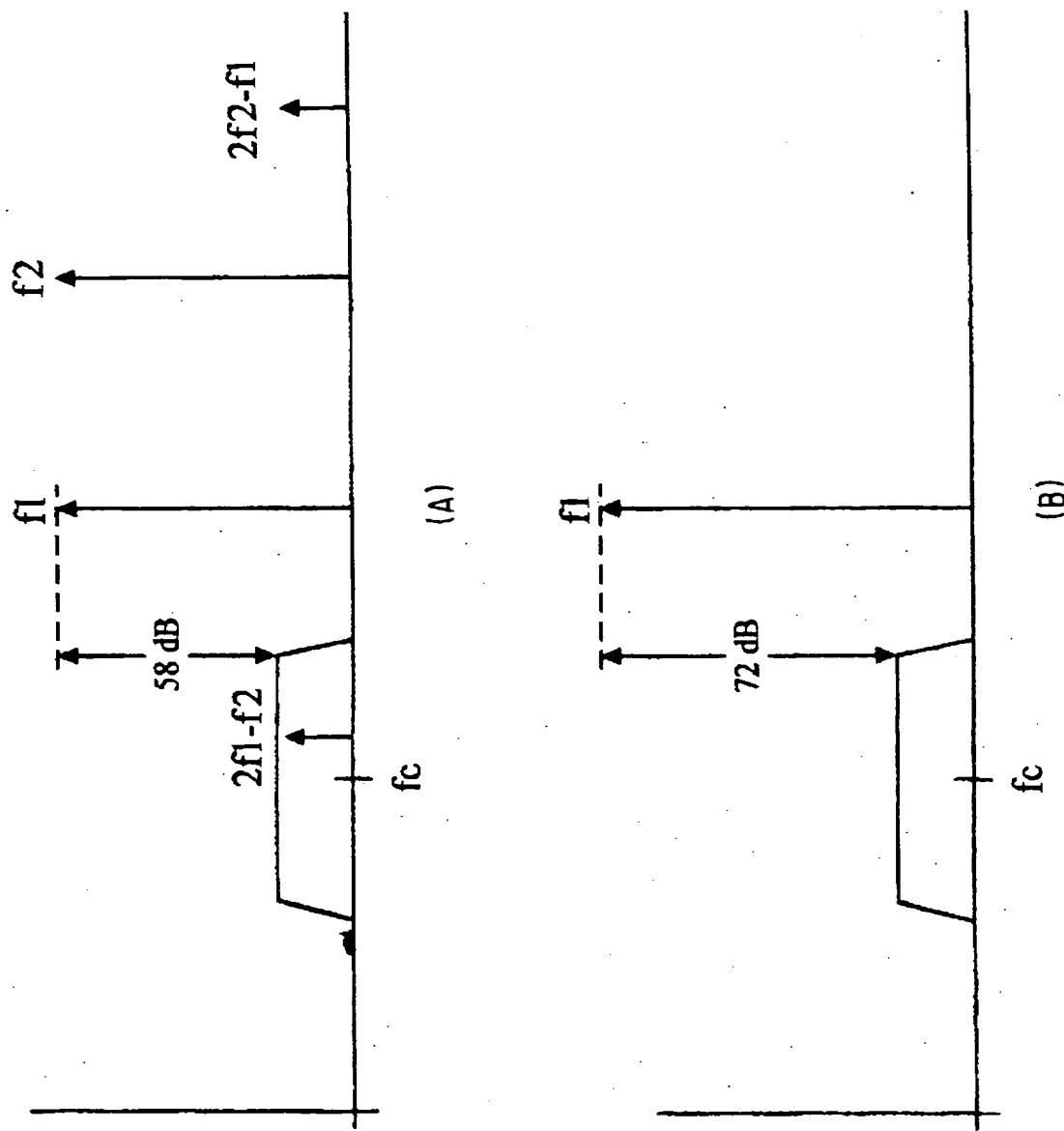


(A)

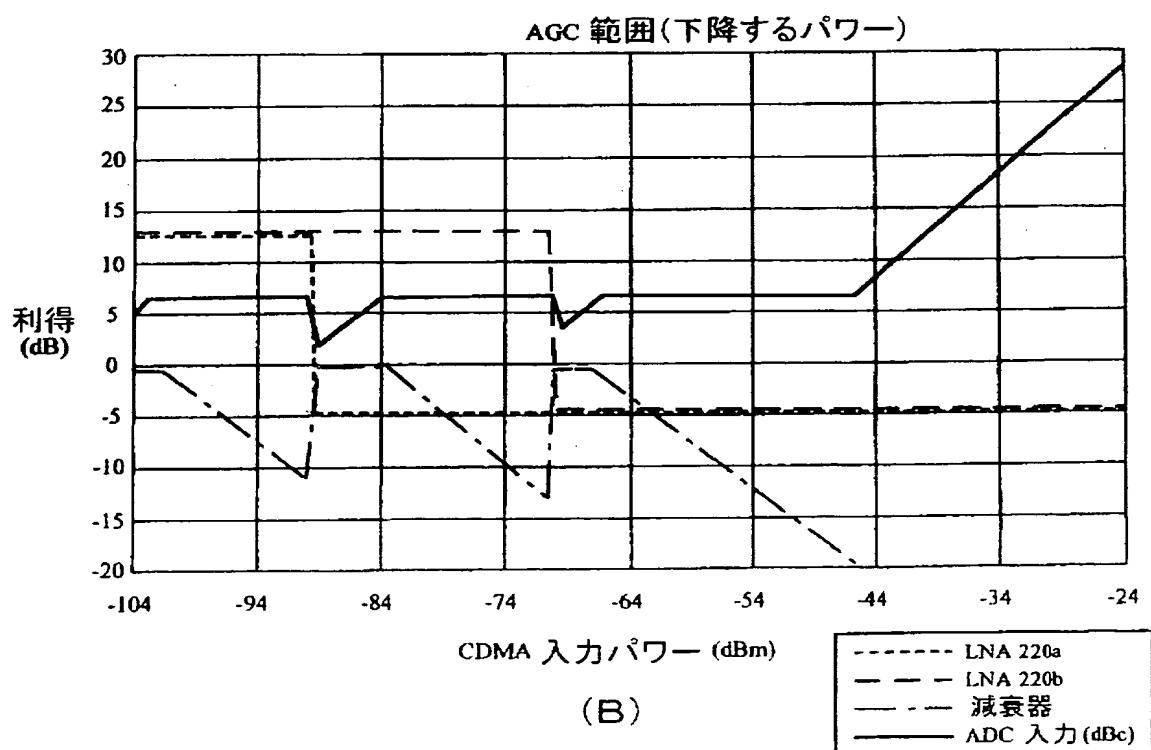
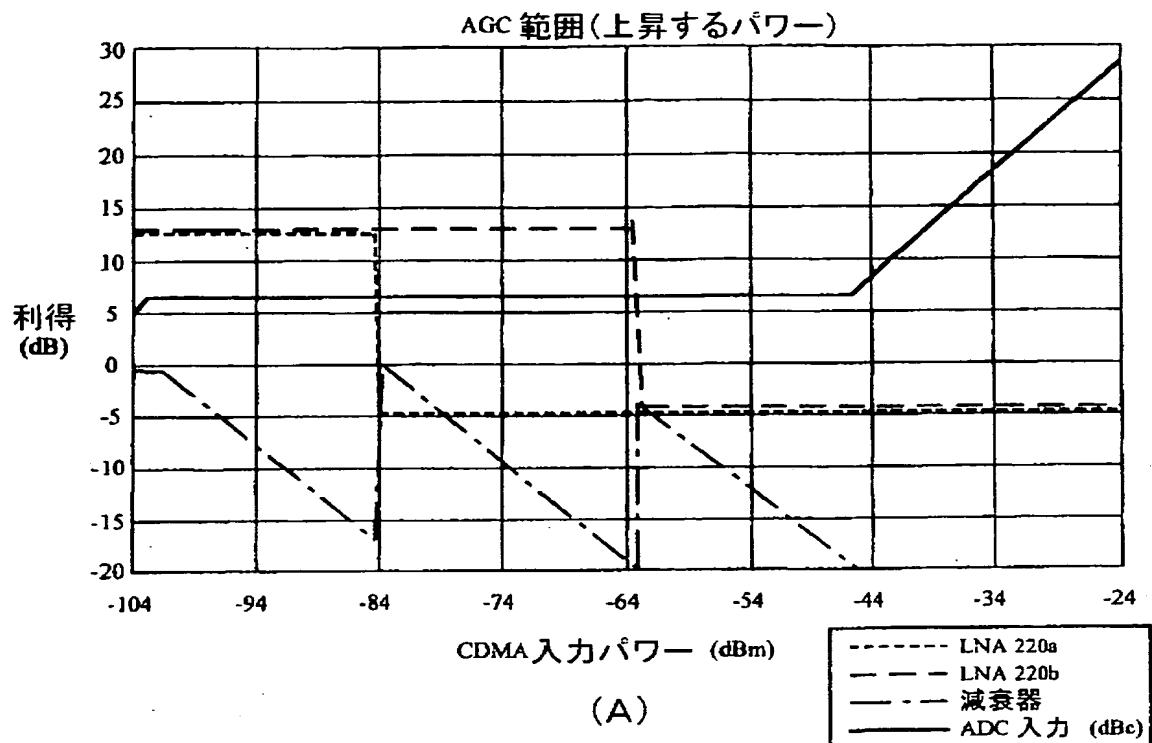


(B)

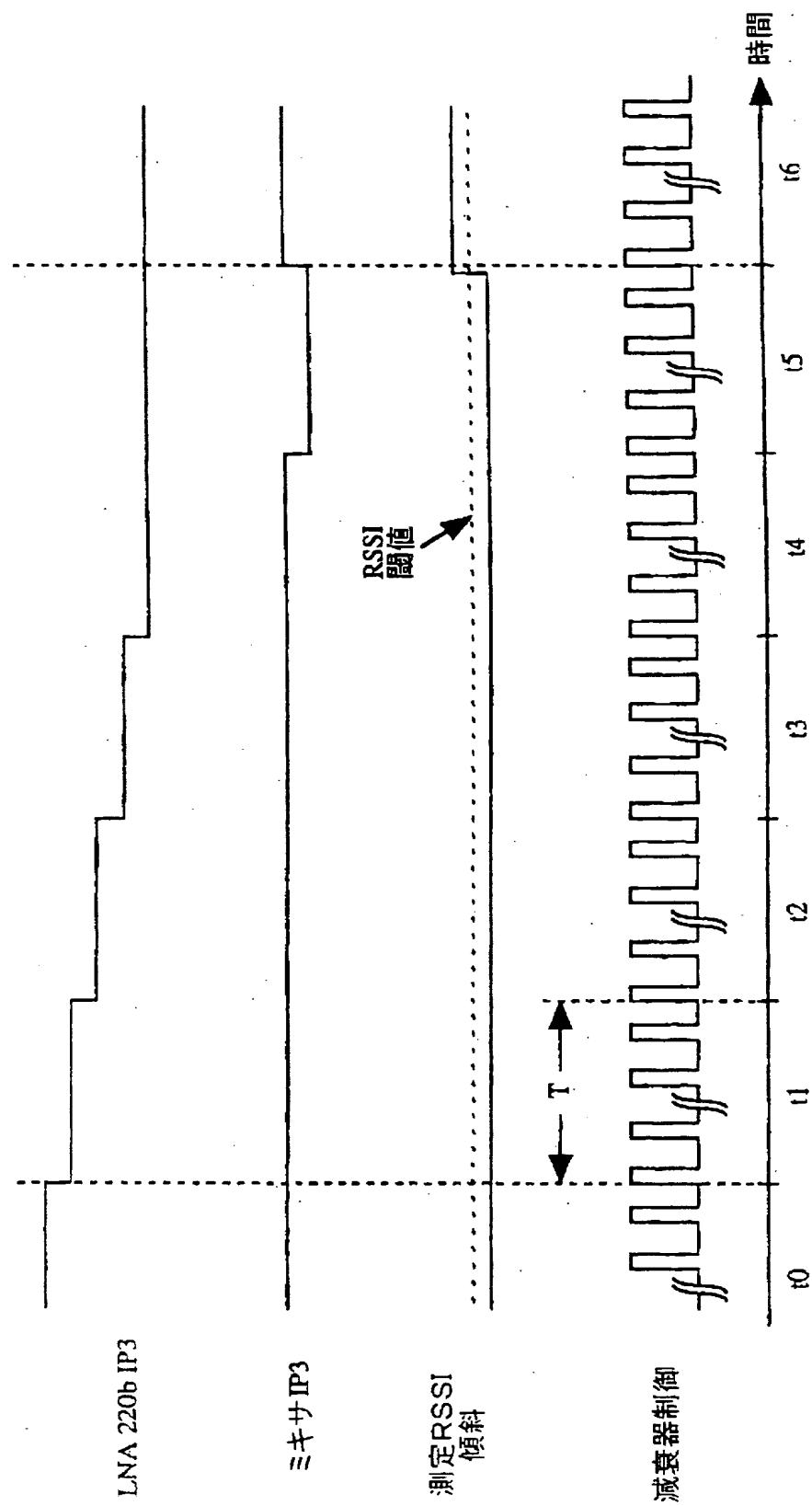
【図7】



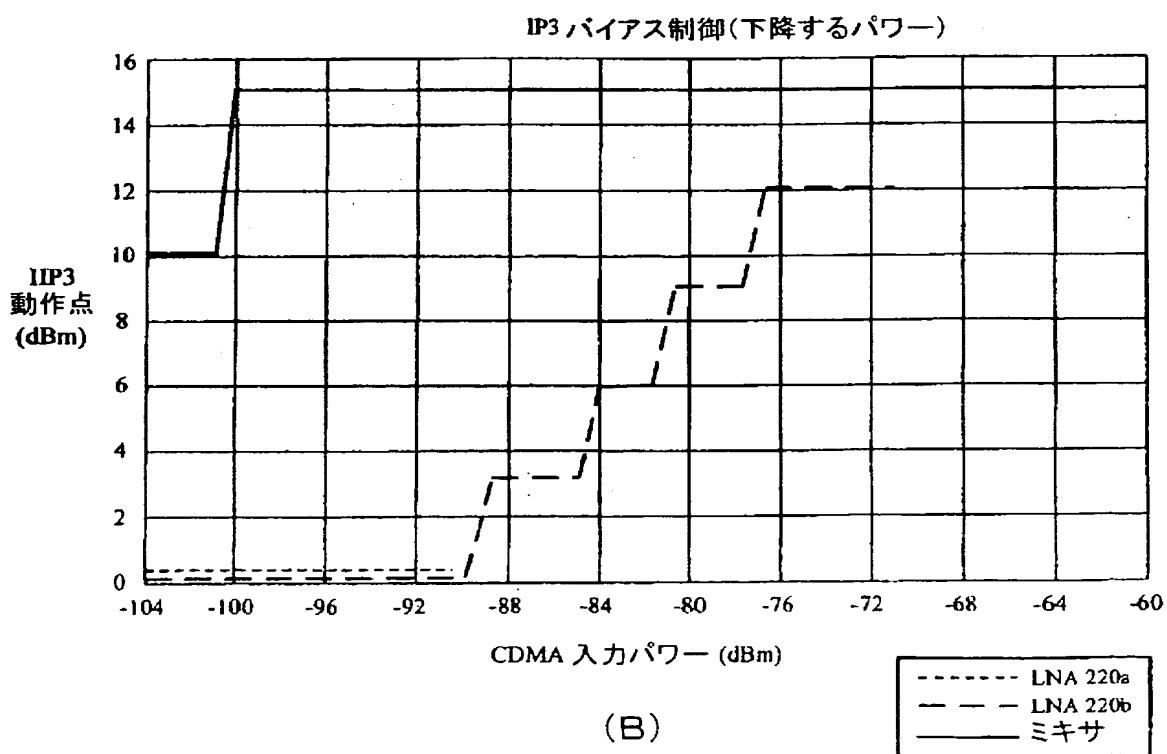
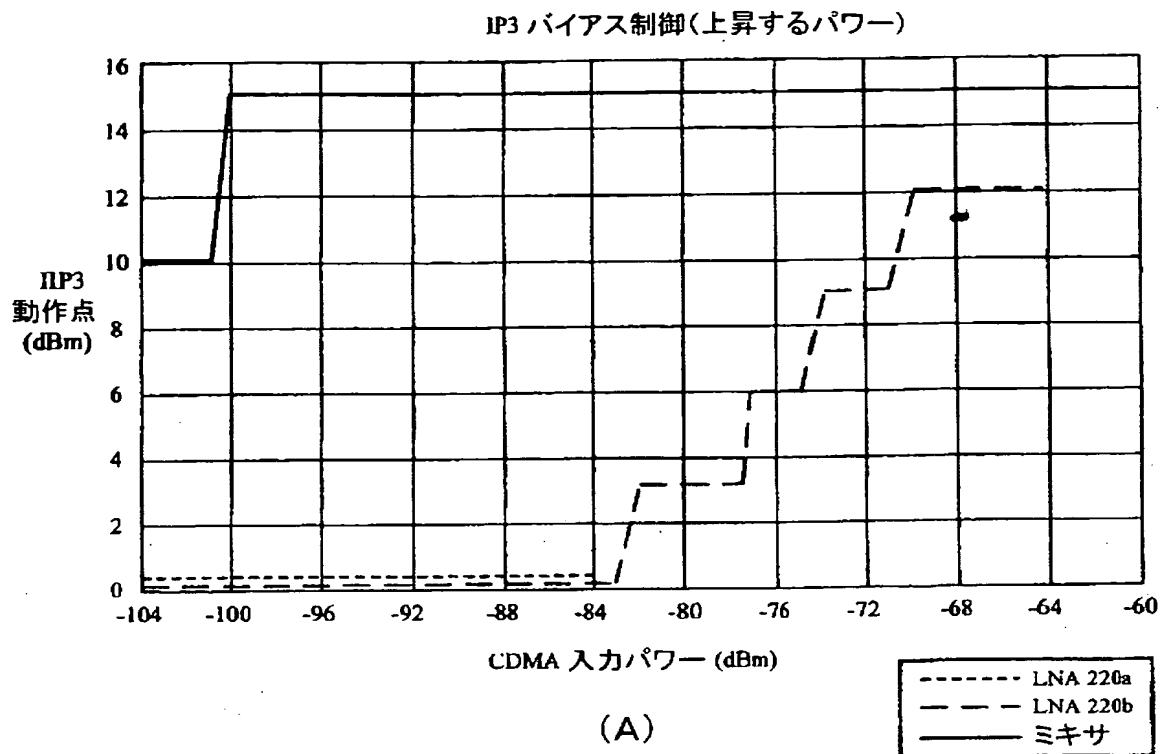
【図8】



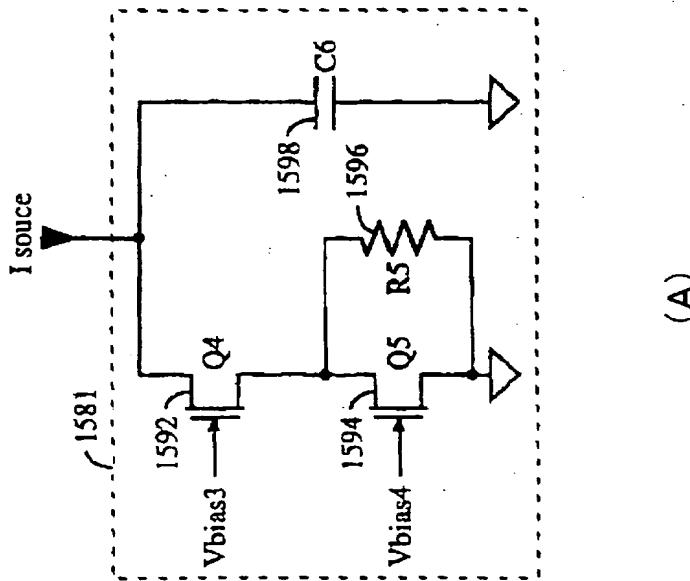
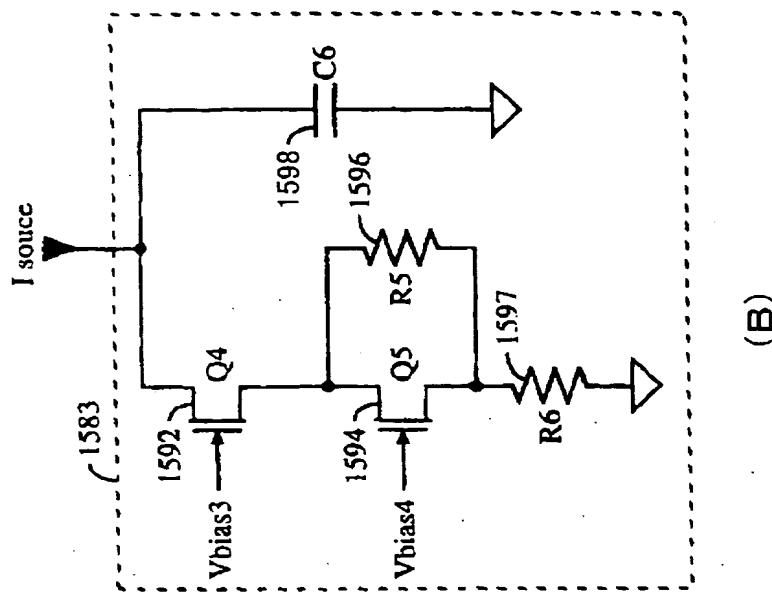
[図9]



【図10】



【図11】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

Interr	I Application No
PCT/US 99/04888	

A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 H03F1/02 H03G1/00 H03F1/34

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 6 H03F H03G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 789 450 A (LUCENT TECHNOLOGIES INC) 13 August 1997 see the whole document ---	1,3,6, 11,14, 19,22, 24,25,27
X	US 4 077 012 A (IWAMATSU MASAYUKI) 28 February 1978 see column 3, line 41 - line 51; figure 5 ---	2,7,8
X	US 4 356 453 A (SUEYOSHI SUSUMU) 26 October 1982 see abstract; figure 3 ---	3
A	WO 97 33378 A (PHILIPS ELECTRONICS NV ;PHILIPS PATENTVERWALTUNG (DE); PHILIPS NOR) 12 September 1997 see abstract; figure 2 ---	1,5,9
	-/-	

 Further documents are listed in the continuation of box C. Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority, claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

Y document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

Z document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

A document member of the same patent family

Date of the actual completion of the international search

28 June 1999

Date of mailing of the international search report

02/07/1999

Name and mailing address of the ISA

European Patent Office, P.O. 5915 Patenttaan 2
NL - 2200 HV Rijswijk
Tel. (+31-70) 340-2040, TX 31 651 apn nl.
Fax: (+31-70) 340-3016

Authorized officer

Tyberghien, G

INTERNATIONAL SEARCH REPORT

INTERNATIONAL SEARCH REPORT

Information on patent family members

Inten Application No
PCT/US 99/04888

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
EP 0789450	A 13-08-1997	US 5721500 A CA 2193153 A JP 9232832 A		24-02-1998 08-08-1997 05-09-1997
US 4077012	A 28-02-1978	NONE		
US 4356453	A 26-10-1982	JP 1462633 C JP 55107307 A JP 63001766 B		28-10-1988 18-08-1980 14-01-1988
WO 9733378	A 12-09-1997	BR 9702107 A EP 0824794 A US 5854973 A		12-01-1999 25-02-1998 29-12-1998
US 5666089	A 09-09-1997	DE 19708207 A GB 2312111 A JP 10041774 A		16-10-1997 15-10-1997 13-02-1998

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY,
DE, DK, ES, FI, FR, GB, GR, IE, IT,
LU, MC, NL, PT, SE), OA(BF, BJ,
CF, CG, CI, CM, GA, GN, GW, ML,
MR, NE, SN, TD, TG), AP(GH, GM, KE,
LS, MW, SD, SL, SZ, UG, ZW), EA
(AA, AZ, BY, KG, KZ, MD, RU, TJ,
TM), AL, AM, AT, AU, AZ, BA, BB,
BG, BR, BY, CA, CH, CN, CU, CZ,
DE, DK, EE, ES, FI, GB, GD, GE, GH,
GM, HR, HU, ID, IL, IN, IS, JP,
KE, KG, KP, KR, KZ, LC, LK, LR,
LS, LT, LU, LV, MD, MG, MK, MN, MW,
MX, NO, NZ, PL, PT, RO, RU, SD,
SE, SG, SI, SK, SL, TJ, TM, TR,
TT, UA, UG, UZ, VN, YU, ZW

(72)発明者 カウフマン、ラルフ・イー

アメリカ合衆国 カリフォルニア州

91941 ラ・メサ、レイザー・レーン

9307

(72)発明者 ピーターゼル、ポール・イー

アメリカ合衆国 カリフォルニア州

92131 サン・ディエゴ、イーストリッジ・コート 12755

Fターム(参考) 5J090 AA01 AA51 CA27 CA32 CA36
CA81 FA04 FA10 FA17 FA18
GN05 GN06 GN08 HA02 HA10
HA25 HA29 HA33 HA40 HN07
HN08 HN15 KA05 KA12 KA17
KA23 KA47 KA49 KA55 MA11
MA20 MA21 SA01 TA01 TA02
TA03 TA06

5J092 AA01 AA51 CA27 CA32 CA36
CA44 CA81 FA04 FA10 FA17
FA18 GR06 GR09 HA02 HA10
HA25 HA29 HA33 HA40 KA05
KA12 KA17 KA47 KA49 KA55
MA11 MA20 MA21 SA01 TA01
TA02 TA03 TA06 UR02

5J100 JA01 KA05 LA03 QA01 QA03
SA02

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.